

**降圧 FET 内蔵 同期整流方式 PWM 制御
スイッチングレギュレータ**www.ablicinc.com

© ABLIC Inc., 2007-2015

Rev.5.0_02

S-8550シリーズは、基準電圧回路、発振回路、誤差増幅回路、位相補償回路、PWM制御回路、低電圧誤動作防止回路(UVLO)、電流制限回路、パワーMOS FET等で構成されたCMOS同期整流方式降圧スイッチングレギュレータです。

発振周波数が1.2 MHzと高周波化されているため、小さな外付け部品で高効率、大出力電流の降圧スイッチングレギュレータを実現できます。

また、同期整流回路を内蔵しているため、従来の降圧型スイッチングレギュレータと比べて高効率化が容易です。出力コンデンサにはセラミックコンデンサを使用できます。さらに、小型のSOT-23-5パッケージ、および超小型、薄型のSNT-8Aパッケージを採用しているため、高密度実装に対応できます。

■ 特長

- ・ 発振周波数 : 1.2 MHz
- ・ 入力電圧範囲 : 2.0 V~5.5 V
- ・ 出力電圧範囲 : 外部出力電圧設定抵抗にて任意設定可能
- ・ 出力電流 : 600 mA
- ・ 基準電圧 : 0.6 V±2.0%
- ・ 効率 : 92%
- ・ ソフトスタート機能 : 1 ms typ.
- ・ パワーオフ機能 : パワーオフ時消費電流 1.0 μA max.
- ・ 電流制限回路を内蔵
- ・ PchパワーMOS FET オン抵抗 : 0.4 Ω typ.
- ・ NchパワーMOS FET オン抵抗 : 0.3 Ω typ.
- ・ 常時連続モード動作 (軽負荷モードなし)
- ・ 鉛フリー、Sn 100%、ハロゲンフリー^{*1}

*1. 詳細は「**■ 品目コードの構成**」を参照してください。

■ 用途

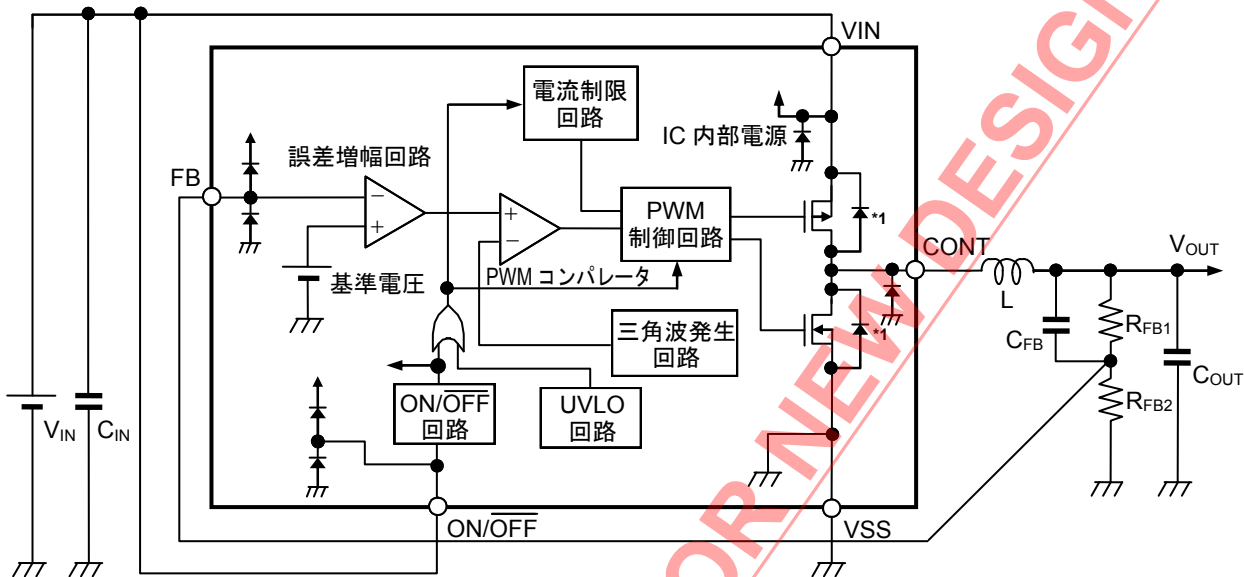
- ・ 携帯電話、Bluetooth、ワイヤレス、デジタルオーディオプレーヤー、デジタルスチルカメラ、ポータブルDVD、ポータブルCD、その他携帯機器

■ パッケージ

- ・ SOT-23-5
- ・ SNT-8A

■ ブロック図

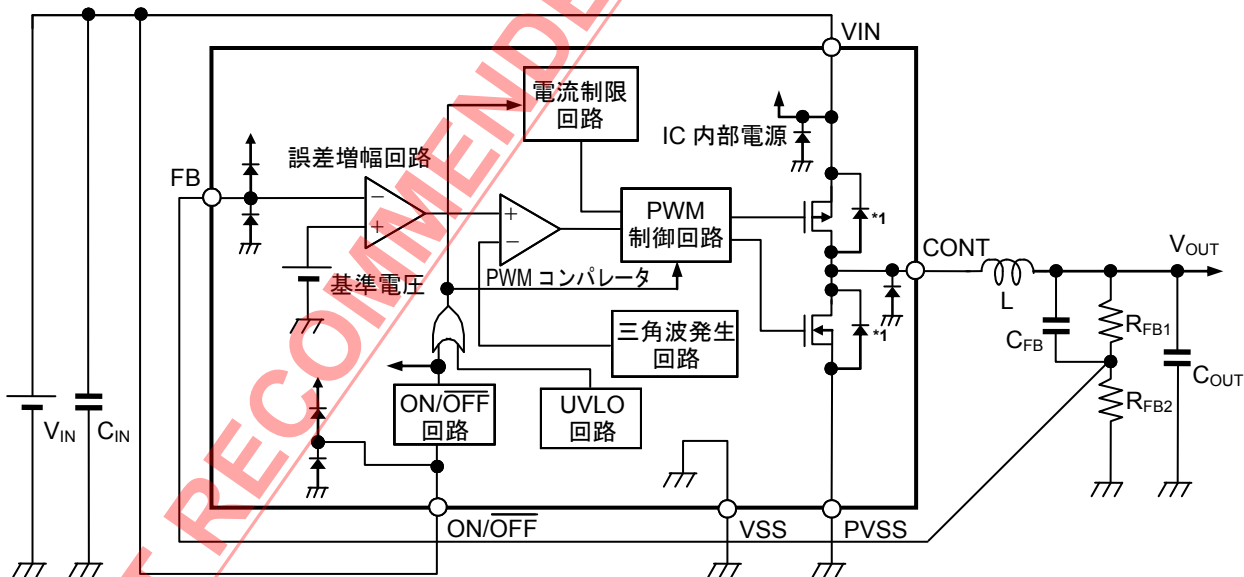
1. SOT-23-5



*1. 寄生ダイオード

図1

2. SNT-8A



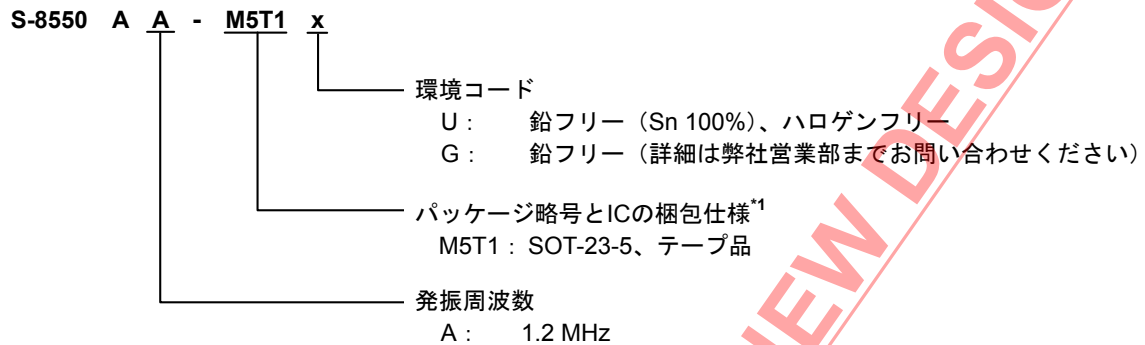
*1. 寄生ダイオード

図2

■ 品目コードの構成

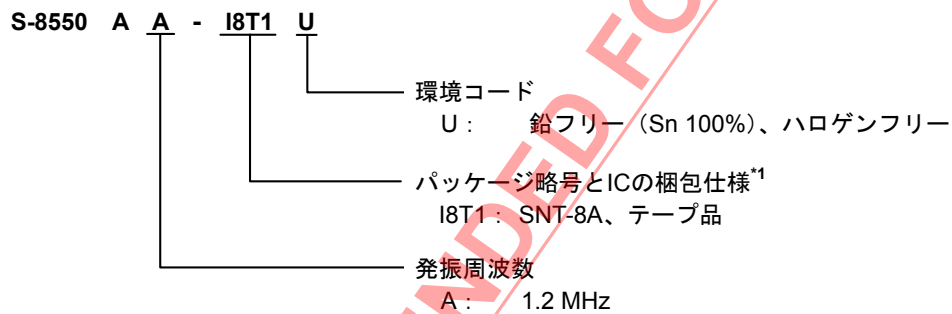
1. 製品名

1.1 SOT-23-5



*1. テープ図面を参照してください。

1.2 SNT-8A



*1. テープ図面を参照してください。

2. パッケージ

パッケージ名	図面コード			
	パッケージ図面	テープ図面	リール図面	ランド図面
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD	-
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

■ ピン配置図

1. SOT-23-5

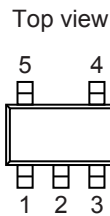


図3

表1

端子番号	端子記号	端子内容
1	VIN	IC電源端子
2	VSS	GND端子
3	ON/OFF	パワーオフ端子 “H”：パワーオン（通常動作） “L”：パワーオフ（スタンバイ）
4	FB	出力電圧帰還端子
5	CONT	外部インダクタ接続端子

2. SNT-8A

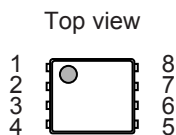


図4

表2

端子番号	端子記号	端子内容
1	FB	出力電圧帰還端子
2	NC ^{*1}	無接続
3	VSS ^{*2}	小信号GND端子
4	ON/OFF	パワーオフ端子 “H”：パワーオン（通常動作） “L”：パワーオフ（スタンバイ）
5	VIN	IC電源端子
6	PVSS ^{*2}	パワーGND端子
7	NC ^{*1}	無接続
8	CONT	外部インダクタ接続端子

*1. NCは電氣的にオープンを示します。
そのためVIN, VSSまたはPVSSに接続しても問題ありません。

*2. VSSとPVSSは、必ずグラウンドに接続してください。

NOT RECOMMENDED FOR NEW DESIGN

■ 絶対最大定格

表3 絶対最大定格

(特記なき場合、 $T_a = +25^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

項目	記号	絶対最大定格	単位
VIN端子電圧	V_{IN}	$V_{SS}-0.3 \sim V_{SS}+6.0$	V
FB端子電圧	V_{FB}	$V_{SS}-0.3 \sim V_{IN}+0.3$	V
CONT端子電圧	V_{CONT}	$V_{SS}-0.3 \sim V_{IN}+0.3$	V
ON/OFF 端子電圧	$V_{ON/OFF}$	$V_{SS}-0.3 \sim V_{IN}+0.3$	V
CONT端子電流	I_{CONT}	1300	mA
許容損失	SOT-23-5	600^{*1}	mW
	SNT-8A	450^{*1}	mW
動作周囲温度	T_{opr}	$-40 \sim +85$	$^\circ\text{C}$
保存温度	T_{stg}	$-40 \sim +125$	$^\circ\text{C}$

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意1. 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

2. 本製品はパワーMOS FETを内蔵しているため、パワーMOS FETによる損失がパッケージ許容損失を越えないよう十分に注意してください（図5参照）。

一般的にスイッチングレギュレータの損失は、以下の式で表すことができます。

$$\text{損失} = (100\% - \text{効率}\%) / \text{効率}\% \times \text{出力電圧} \times \text{負荷電流}$$

この損失の大部分が内蔵するパワーMOS FETによるものです。ただし、この損失にはインダクタの損失も含まれています。

また、パッケージの許容損失も実装基板や実装状態により変わりますので、ご使用の際には実機で十分評価を行ってください。

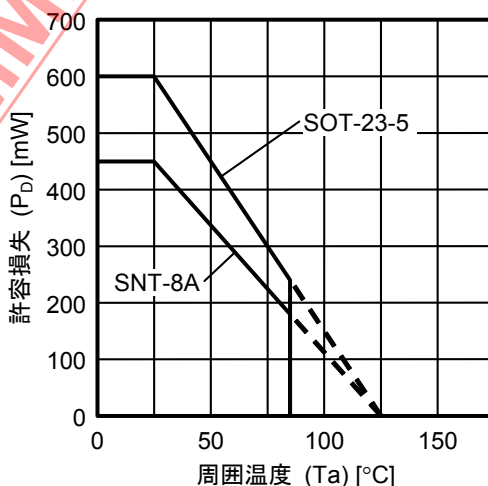


図5 パッケージ許容損失（基板実装時）

■ 電気的特性

表4 電気的特性

(特記なき場合、 $V_{IN} = 3.6\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ (表5条件)、 $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
動作入力電圧	V_{IN}	-	2.0	-	5.5	V	2
出力電圧範囲 ^{*1}	V_{OUT}	$V_{IN} = V_{OUT(S)} + 0.4\text{ V} \sim 5.5\text{ V}$	1.1	-	4.0	V	2
FB電圧	V_{FB}	$V_{IN} = V_{OUT(S)} + 0.4\text{ V} \sim 5.5\text{ V}$	0.588	0.6	0.612	V	2
FB電圧温度係数	$\frac{\Delta V_{FB}}{\Delta T_a}$	$T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$	-	± 100	-	ppm/ $^\circ\text{C}$	2
FB端子入力電流	I_{FB}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、FB端子	-0.1	-	+0.1	μA	1
パワーオフ時消費電流	I_{SSS}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、 $V_{ON/OFF} = 0\text{ V}$	-	-	1.0	μA	1
消費電流1	I_{SS1}	$f_{osc} = 1.2\text{ MHz}$ 、外付け部品なし、 $V_{FB} = V_{FB(S)} \times 1.1\text{ V}$	-	200	400	μA	1
パワーMOS FET On抵抗	R_{PFET}	$I_{CONT} = 100\text{ mA}$	-	0.4	0.6	Ω	1
	R_{NFET}	$I_{CONT} = -100\text{ mA}$	-	0.3	0.5		
パワーMOS FET リーク電流	I_{LSW}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、 $V_{ON/OFF} = 0\text{ V}$ 、 $V_{CONT} = 0\text{ OR } 3.6\text{ V}$	-	± 0.01	± 0.5	μA	1
制限電流	I_{LIM}	-	800	1000	1200	mA	1
発振周波数	f_{osc}	-	1.02	1.2	1.38	MHz	2
ソフトスタート時間	t_{SS}	V_{OUT} が $V_{OUT(S)}$ の90%以上に 達する時間	0.7	1.0	1.3	ms	2
高レベル入力電圧	V_{SH}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、ON/OFF 端子	0.9	-	-	V	2
低レベル入力電圧	V_{SL}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、ON/OFF 端子	-	-	0.3	V	2
高レベル入力電流	I_{SH}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、ON/OFF 端子	-0.1	-	0.1	μA	1
低レベル入力電流	I_{SL}	$V_{IN} = 2.0\text{ V} \sim 5.5\text{ V}$ 、ON/OFF 端子	-0.1	-	0.1	μA	1
UVLO検出電圧	V_{UVLO}	-	1.4	1.6	1.78	V	2

*1. $V_{OUT(S)}$ は出力電圧設定値、 V_{OUT} は実際の出力電圧のtyp.値を示します。
 $V_{OUT(S)}$ は V_{FB} 値と出力電圧設定抵抗 (R_{FB1} 、 R_{FB2}) の比によって設定できます。
 詳細は、「■ 外付け部品の選定」を参照してください。

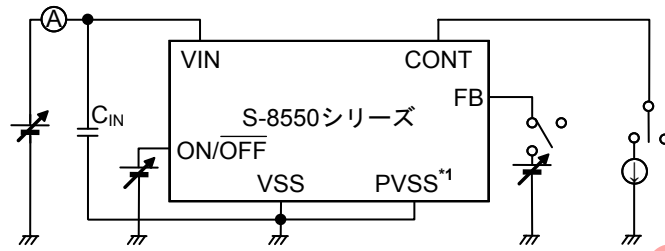
■ 電気的特性測定時の外付け部品一覧

表5 外付け部品一覧

素子名	記号	定数	製造メーカー	型番
インダクタ	L	3.3 μH	太陽誘電株式会社	NR4018T3R3M
入力コンデンサ	C_{IN}	4.7 μF	TDK株式会社	C3216X7R1E475K
出力コンデンサ	C_{OUT}	10 μF	TDK株式会社	C3216X7R1C106K
出力電圧設定抵抗1	R_{FB1}	36 k Ω	ローム株式会社	MCR03 Series 3602
出力電圧設定抵抗2	R_{FB2}	18 k Ω	ローム株式会社	MCR03 Series 1802
位相補償用コンデンサ	C_{FB}	68 pF	株式会社 村田製作所	GRM1882C1H680J

■ 測定回路

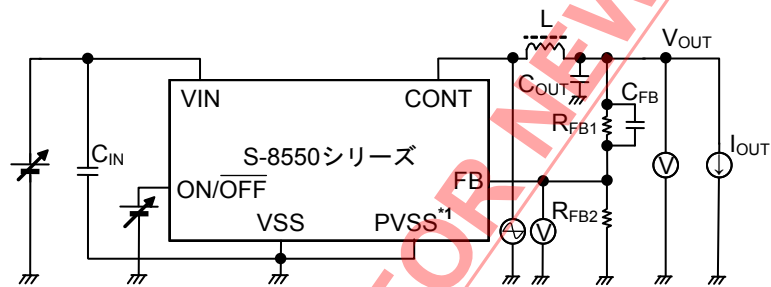
1.



*1. SOT-23-5パッケージ品の場合は、PVSS端子はありません。

図6

2.



*1. SOT-23-5パッケージ品の場合は、PVSS端子はありません。

図7

NOT RECOMMENDED FOR NEW DESIGN

■ 動作説明

1. 同期整流方式PWM制御降圧スイッチングレギュレータ

1.1 同期整流

同期整流方式は、従来のスイッチングレギュレータに比べ、超低抵抗NchパワーMOS FETを使用しているため、電圧降下を小さくし電力損失を大幅に低減しています。

従来のスイッチングレギュレータの場合は、PchパワーMOS FETのOFF時、GND-CONT端子間に接続されたダイオードに電流が流れます。このダイオードは順方向降下電圧 (V_f) が0.3 V~0.7 Vと大きいため、非常に大きな電力損失を発生していました。同期整流方式の超低抵抗Nchトランジスタは、Pchドライバの動作に同期し、Pchドライバと反対の周期でONとOFFを繰り返します。あわせてP, N貫通防止回路を内蔵することで、動作時の消費電力を大幅に低減しています。

1.2 PWM 制御

S-8550シリーズは、パルス幅変調方式 (PWM) のスイッチングレギュレータで低消費電流を特長としています。

従来からのPFM制御方式のスイッチングレギュレータは、低出力負荷電流時にパルスがスキップされ、出力電圧のリプル周波数が変化し、リプル電圧が増大するという欠点がありました。

S-8550シリーズでは、負荷電流に応じてパルス幅が0%~100%まで変化しますが、スイッチング周波数が一定であるため、スイッチング動作により発生するリプル電圧を容易にフィルタで除去できます。そのため、広い入力電圧および負荷電流範囲で低リプル電源を実現できます。

2. ソフトスタート機能

S-8550シリーズは、ソフトスタート回路を内蔵しており、電源投入時またはON/OFF 端子“L”→“H”時またはUVLO動作解除時のラッシュカレント、および出力電圧のオーバーシュートを抑制しています。ソフトスタートの方式としては、基準電圧調整方式を採用しています。

3. パワーオフ端子

降圧動作の停止または、起動を行います。

パワーオフ端子を“L”レベルにすると、パワーMOS FETを含む内部回路はすべての動作を停止し、消費電流を大幅に抑えます。なお、パワーオフ端子は内部でプルアップもプルダウンもされていないので、フローティング状態で使用しないでください。また、0.3 V~0.9 Vの間の電圧を印加すると、消費電流が増加しますので印加しないでください。パワーオフ端子を使用しない場合には、VIN端子に接続しておいてください。

表6

パワーオフ端子	CR 発振回路	出力電圧
“H”	動作	設定値
“L”	停止	Hi-Z

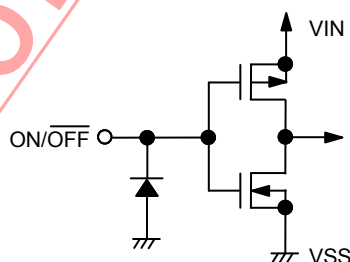


図8

4. 電流制限回路

S-8550シリーズには、電流制限回路が内蔵されています。

電流制限回路は、過負荷やインダクタの磁気飽和などによるICの熱破壊を防止する目的で、PchパワーMOS FETに流れる電流を監視し電流制限を行います。

PchパワーMOS FETに電流制限検出値以上の電流が流れると、電流制限回路が動作し、電流制限検出時から発振器の1クロックが終了するまでの間、PchパワーMOS FETをOFFさせます。次クロックでPchパワーMOS FETのOFFを解除し、再び電流検出動作を開始します。電流検出動作再開時にPchパワーMOS FETに流れる電流値が電流制限検出値以上のもまだと、再び電流制限回路が機能し、以後この動作を繰り返します。PchパワーMOS FETに流れる電流値が規定電流値以下となれば、正常動作状態へ復帰します。電流制限解除時には、出力電圧に若干のオーバーシュートが発生します。

なお、電流制限検出値は、IC内部で1 A (typ.) に固定されています。しかし、電流制限検出状態になる速度が、IC内の電流制限回路の検出速度より速くなった場合は、実際に制限される電流値が上昇します。通常、VIN-VOUT端子間の電圧差が大きいと、電流制限検出状態になる速度が速くなり、電流値が上昇します。

5. 100%Dutyサイクル

S-8550シリーズは、最大Dutyサイクル100%まで動作します。入力電圧が外付け出力電圧設定抵抗で設定された出力電圧値以下に下がった場合にもPchパワーMOS FETを連続的にONして、負荷に電流を供給できます。このときの出力電圧は、入力電圧からインダクタの直流抵抗とPchパワーMOS FETのオン抵抗による電圧降下分を引いた電圧となります。

6. UVLO機能

S-8550シリーズは、電源投入時の過渡状態や電源電圧の瞬時低下によるICの誤動作を防止するために、UVLO（低電圧誤動作防止）回路を内蔵しています。UVLO検出状態時にはPchおよびNchパワーMOS FETともにスイッチング動作を停止し、CONT端子はHi-Zとなります。また、一度UVLO検出状態に入るとソフトスタート機能はリセットされ、その後UVLO解除動作にてソフトスタートが働きます。

ただし、その他の内部回路は通常に動作しており、パワーオフ状態とは異なりますのでご注意ください。

また、UVLO回路には、入力電圧にノイズ等が発生することによる誤動作を防止する目的で、ヒステリシス幅を設けています。UVLO検出電圧より約150 mV (typ.) 高い電圧値が解除電圧となります。

■ 動作原理

S-8550シリーズは、常時PWM制御の降圧同期整流方式スイッチングレギュレータです。図9に基本回路図を示します。

降圧スイッチングレギュレータは、PchパワーMOS FETがONすると入力電圧 (V_{IN}) によって電流供給を開始し、同時にインダクタにエネルギーを蓄えます。次にPchパワーMOS FET がOFFするとインダクタに蓄えた電流を放出します。放出された電流は、平滑回路を経由してエネルギー損失を最小に抑えて V_{IN} より低い出力電圧 (V_{OUT}) を供給します。 V_{OUT} はスイッチング周波数 (f_{osc}) とON時間 (t_{on}) によって一定に保たれます。PWM制御方式の場合、 f_{osc} を一定にして、ON時間を制御することで V_{OUT} を一定に保っています。

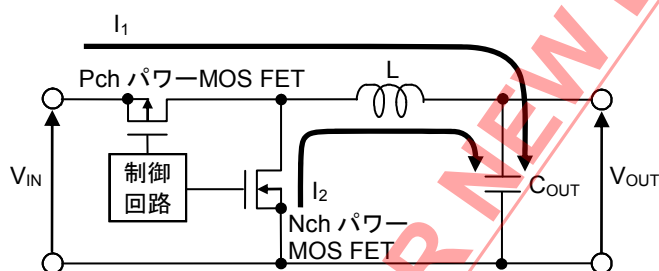


図9 降圧型スイッチングレギュレータの基本回路図

1. 連続モード

降圧動作が一定状態で安定しているときのインダクタへ流れる電流について説明します。

PchパワーMOS FETがONすると、電流 I_1 が図9に示す方向に流れ、インダクタ (L) にエネルギーが蓄積され、出力コンデンサ (C_{OUT}) に電荷が蓄積されると同時に出力電流 (I_{OUT}) の供給を開始します。このとき、図10に示すように、インダクタ電流 (I_L) は、PchパワーMOS FETのON時間 (t_{ON}) に比例して徐々に増加していきます ($I_L \text{ min.} \rightarrow I_L \text{ max.}$ に達します)。次にPchパワーMOS FETがOFFすると、NchパワーMOS FETがONして、 I_L は $I_L \text{ max.}$ を保持しようとするため、電流 I_2 が図9に示す方向に流れます。その結果、 I_L は徐々に減少してOFF時間 (t_{OFF}) 経過後、 $I_L \text{ min.}$ になります。 t_{OFF} 経過後、NchパワーMOS FETがOFFして次サイクルとなり、以後この動作を繰り返します。

このように、 I_L が線形的に $I_L \text{ min.}$ から $I_L \text{ max.}$ の電流サイクルで動作することを連続モードといいます。なお、同期整流方式では、 $I_L \text{ min.}$ が0 A未満の場合でも $I_L \text{ min.}$ は流れ続けます (逆流電流が流れます)。

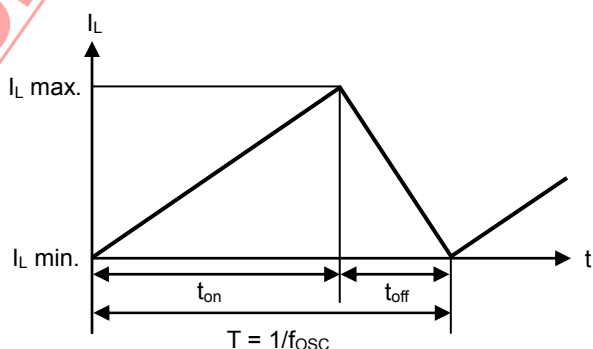


図10 連続モード (インダクタ電流 (I_L) の電流サイクル)

2. 逆流電流

S-8550シリーズは、 $I_L \text{ min.}$ が0 A未満の場合でもPWM同期整流動作を行うために、 V_{IN} に逆流電流を生じ、無負荷時に逆流電流値は最大となります（図11参照）。以下の計算式で逆流電流最大値が算出されますので、ご考慮ください。

$$\text{Duty} (I_{OUT} = 0) = V_{OUT} / V_{IN}$$

$$\text{例：} V_{IN} = 3.6 \text{ V}, V_{OUT} = 1.8 \text{ V} \cdots \cdots \text{Duty} = 50\%$$

$$\Delta I_L = \Delta V / L \times t_{on} = (V_{IN} - V_{OUT}) \times \text{Duty} / (L \times f_{OSC})$$

$$\text{例：} V_{IN} = 3.6 \text{ V}, V_{OUT} = 1.8 \text{ V}, f_{OSC} = 1.2 \text{ MHz}, L = 3.3 \mu\text{H} \cdots \cdots \Delta I_L = 227 \text{ mA}$$

$$I_L \text{ max.} = \Delta I_L / 2 = 113.5 \text{ mA}, I_L \text{ min.} = -\Delta I_L / 2 = -113.5 \text{ mA}$$

無負荷時にインダクタの電流値波形は、最大： $I_L \text{ max.}$ 、最小： $I_L \text{ min.}$ （負の値）の三角波となり、負の値分（図11斜線部）が逆流します（図11参照）。

上記条件にて、 I_{OUT} を約113.5 mA流すことにより、三角波の最小値（ $I_L \text{ min.}$ ）は0 mAとなり、逆流電流は流れません。

また、入力コンデンサ（ C_{IN} ）を付けることにより、逆流電流は C_{IN} で吸収され、電源へ流れる逆流電流を低減させることができます。電源への逆流電流を低減させるため、入力コンデンサは必ず付けてください（図12参照）。

以上が、逆流電流を流さない条件となりますが、これらの条件は目安ですので実機を含めた十分な確認を行ってください。

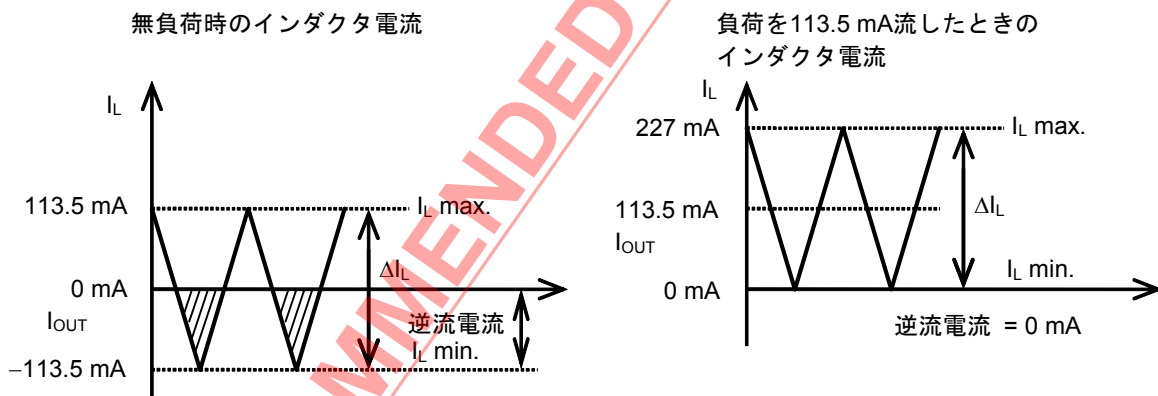


図11 逆流電流を流さない条件例

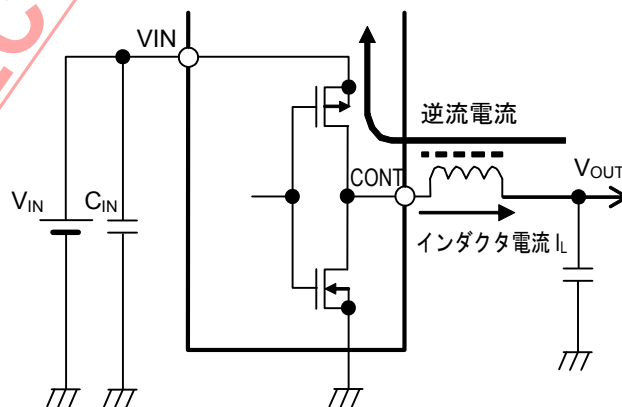


図12 逆流電流

■ 外付け部品の選定

1. インダクタ

インダクタンス値（L 値）は、最大出力電流（ I_{OUT} ）と効率（ η ）に大きく影響します。L 値を小さくしていくと、ピーク電流（ I_{PK} ）は大きくなり、回路の安定性が向上し、 I_{OUT} は増大します。さらにL 値を小さくすると、パワーMOS FETの電流駆動能力が不足し I_{OUT} は減少します。

L 値を大きくしていくと、パワーMOS FETでの I_{PK} による損失が小さくなって、あるL 値で効率が最大となります。さらにL 値を大きくすると、インダクタの直列抵抗による損失が大きくなって効率が低下します。

S-8550シリーズの推奨L 値は、3.3 μ Hです。

インダクタの選定におきましては、インダクタの許容電流にご注意ください。この許容電流を越える電流をインダクタに流すと、インダクタは磁気飽和を起こし、著しい効率の低下を引き起こします。

したがって、 I_{PK} がこの許容電流を越えないようにインダクタを選定してください。連続モードにおける I_{PK} を次式で示します。

$$I_{PK} = I_{OUT} + \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{2 \times f_{OSC} \times L \times V_{IN}}$$

ここで f_{OSC} は発振周波数です。

表7 代表的なインダクター一覧

製造メーカー	型番	L 値	直流抵抗	定格電流	サイズ (L×W×H) [mm]
太陽誘電株式会社	NR4018T3R3M	3.3 μ H	0.07 Ω max.	1.23 A max.	4.0×4.0×1.8
	NR3012T3R3M	3.3 μ H	0.1 Ω max.	0.91 A max.	3.0×3.0×1.2
スミダコーポレーション株式会社	CDRH3D16/HP-3R3	3.3 μ H	0.085 Ω max.	1.40 A max.	4.0×4.0×1.8
	CDRH2D11/HP-3R3	3.3 μ H	0.173 Ω max.	0.9 A max.	3.2×3.2×1.2
TDK 株式会社	VLF4012AT-3R3M	3.3 μ H	0.12 Ω max.	1.3 A max.	3.7×3.5×1.2
	VLF3010AT-3R3M	3.3 μ H	0.17 Ω max.	0.87 A max.	2.6×2.8×1.0
FDK 株式会社	MIP3226D3R3M	3.3 μ H	0.104 Ω max.	1.2 A max.	3.2×2.6×1.0
	MIPS2520D3R3M	3.3 μ H	0.156 Ω max.	1.0 A max.	2.5×2.0×1.0

2. コンデンサ (C_{IN}, C_{OUT})

入力側 (C_{IN})、出力側 (C_{OUT}) ともにセラミックコンデンサを使用することができます。C_{IN}は、電源インピーダンスを低下させ、また入力電流を平均化し効率を良くすることができます。C_{IN}は使用電源のインピーダンスによって選定してください。S-8550シリーズでは、一般的なりチウムイオン二次電池を使用した場合、容量は4.7 μFを推奨します。

C_{OUT}は、リップル電圧の平滑用にESRの小さな大容量のコンデンサを選定してください。最適なコンデンサの選択は、L値や容量値、配線、アプリケーション（出力負荷）により異なりますので、実際の使用状況で十分に評価を行い決定してください。

3. 出力電圧設定抵抗 (R_{FB1}, R_{FB2})、位相補償用コンデンサ (C_{FB})

S-8550シリーズでは、V_{OUT}を外付けの分圧抵抗器により任意の値に設定することができます。V_{OUT}端子とVSS端子の間に分圧抵抗器を接続してください。ここで、V_{FB} = 0.6 V typ.ですので、V_{OUT}は以下の式より求めることができます。

$$V_{OUT} = \frac{(R_{FB1} + R_{FB2})}{R_{FB2}} \times 0.6$$

R_{FB1}とR_{FB2}の分圧抵抗器は、ノイズの影響などを最小限にするために、できるだけICの近くに接続してください。また、ノイズの影響を気にされる場合は、R_{FB1} + R_{FB2} < 100 kΩとなるようにR_{FB1}とR_{FB2}の値を調整してください。R_{FB1}と並列に接続されるC_{FB}は、位相補償用のコンデンサとなります。

また、出力電圧設定抵抗R_{FB1}に並列に容量C_{FB}を追加することでゼロ点(位相の戻し)を設定し、フィードバックループに位相余裕をもたせることによって安定性を確保できます。基本的に、ゼロ点による位相の戻り部分のみを効果的に使うために、C_{FB}の設定は以下の式を参考に設定してください。

$$C_{FB} \cong \frac{1}{2 \times \pi \times R_{FB1} \times 70 \text{ kHz}}$$

上式はあくまで目安です。

さらに最適な設定について以下に説明します。

ゼロ点による位相の戻り部分のみを効果的に使うために、R_{FB1}とC_{FB}は、LとC_{OUT}のポール周波数よりも高周波側にゼロ点がくるように設定します。LとC_{OUT}のポール周波数とR_{FB1}とC_{FB}によるゼロ点周波数は、下記のようになります。

$$f_{\text{pole}} \cong \frac{1}{2 \times \pi \times \sqrt{L \times C_{OUT}}}$$

$$f_{\text{zero}} \cong \frac{1}{2 \times \pi \times R_{FB1} \times C_{FB}}$$

過渡応答速度はゼロ点周波数を低周波側に設定することで改善することができます。ただし、高周波周波数帯域でゲインが高くなるため、ゼロ点周波数を低域側に設定しすぎるとフィードバック系トータルでの位相が180°以上遅れ、周波数帯域でゲインを0 dB以下にできないため動作が不安定になる可能性があります。実際の使用状況で十分に評価した上で最適値を決定してください。

弊社評価による代表的な定数を表8に示します。

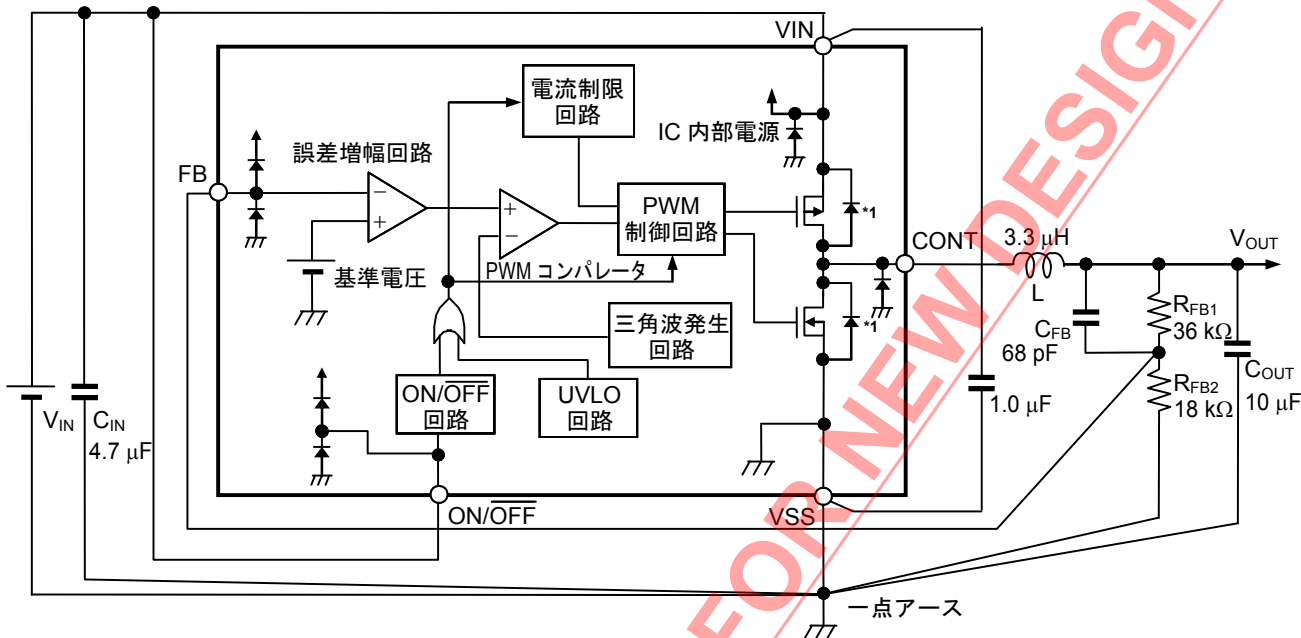
表8 外付け部品定数の代表例

V _{OUT} (s) [V]	R _{FB1} [kΩ]	R _{FB2} [kΩ]	C _{FB} [pF]	L [μH] ^{*1}	C _{OUT} [μF] ^{*1}
1.1	36	43	56	3.3	10
1.8	36	18	68	3.3	10
3.3	36	8	120	3.3	10
4.0	51	9	100	3.3	10

*1. 表5に示す推奨部品を使用

■ 標準回路

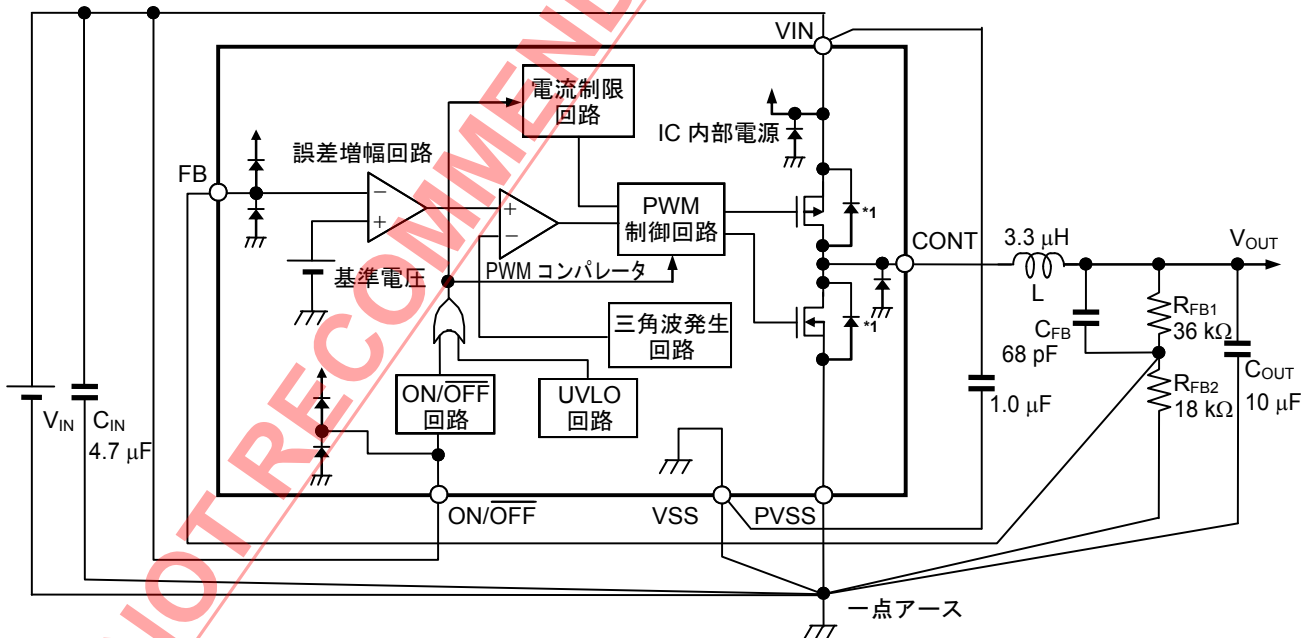
1. SOT-23-5



*1. 寄生ダイオード

図13

2. SNT-8A



*1. 寄生ダイオード

図14

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 注意事項

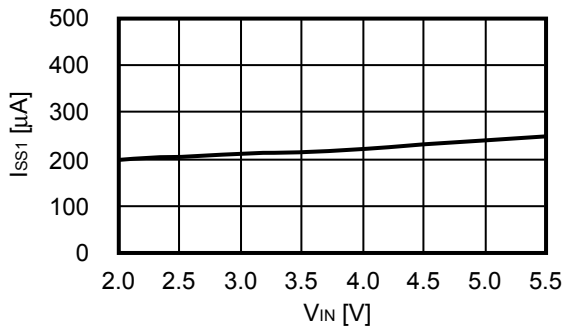
- ・ 外付けのコンデンサ、インダクタ等はできるだけICの近くに実装し、一点アースとなるようにしてください。
- ・ スwitchングレギュレータを含むICでは、特有のリプル電圧、スパイクノイズが生じます。また電源投入時にラッシュカレントが流れます。これらは使用するインダクタおよびコンデンサ、電源のインピーダンスにより大きく影響されますので、設計する場合は実機で十分評価をしてください。
- ・ VIN-VSS端子間に接続された1.0 μ Fの容量はバイパスコンデンサです。重負荷で使用するアプリケーションに対し、IC内部の電源を安定化させる機能があるため、安定したスイッチングレギュレータの動作に有効です。バイパスコンデンサはICの近傍に最優先で配置してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 本ICの許容損失は実装する基板のサイズ、材質などによって大きく変動します。設計する場合は実機で十分評価をしてください。
- ・ 弊社ICを使用して製品を作る場合、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

NOT RECOMMENDED FOR NEW DESIGN

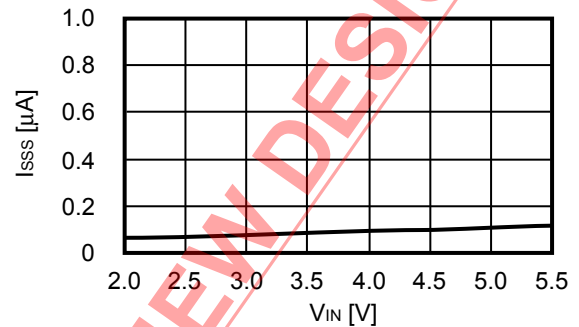
■ 諸特性データ (Typicalデータ)

1. 主要項目電源依存特性例 (Ta = +25°C)

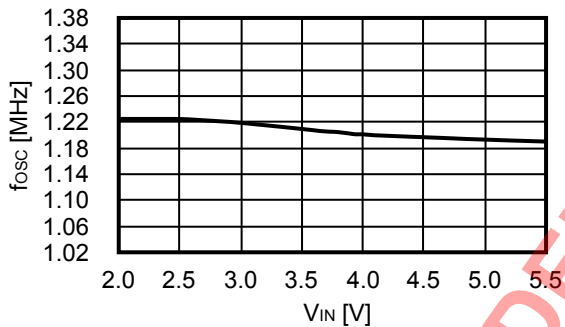
1.1 消費電流1 (I_{SS1}) - 入力電圧 (V_{IN})



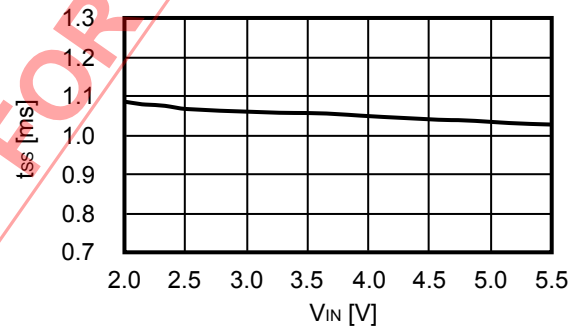
1.2 パワーオフ時消費電流 (I_{SSS}) - 入力電圧 (V_{IN})



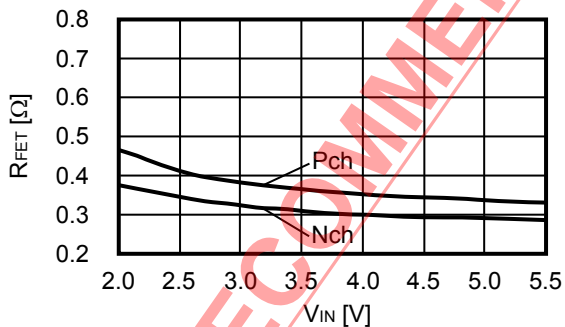
1.3 発振周波数 (f_{osc}) - 入力電圧 (V_{IN})



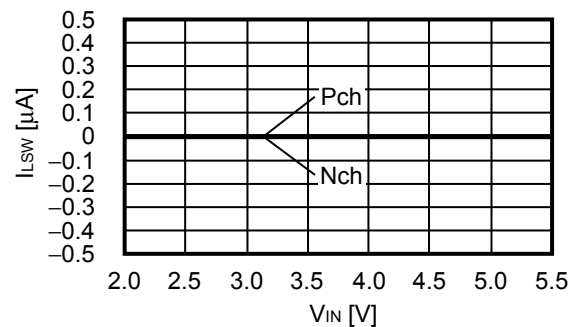
1.4 ソフトスタート時間 (t_{SS}) - 入力電圧 (V_{IN})



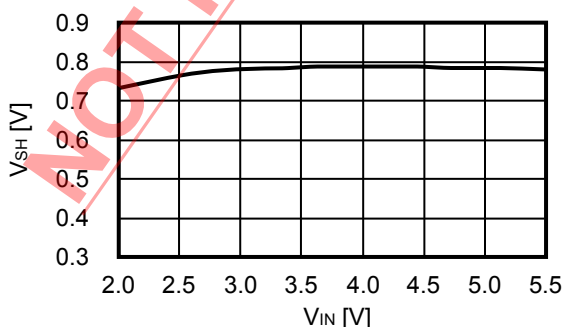
1.5 パワーMOS FET On抵抗 (R_{FET}) - 入力電圧 (V_{IN})



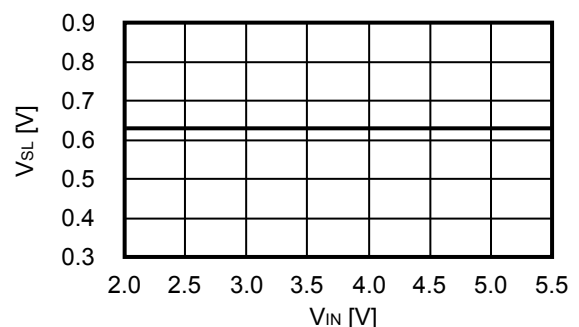
1.6 パワーMOS FET リーク電流 (I_{LSW}) - 入力電圧 (V_{IN})



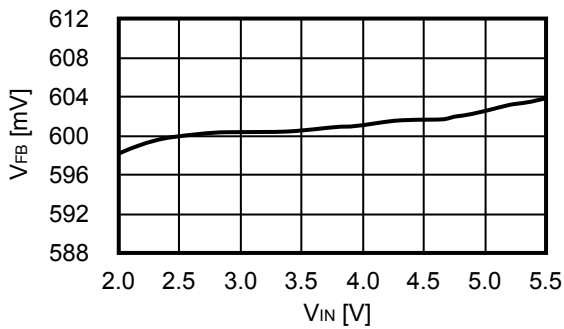
1.7 ON/OFF 端子入力電圧“H” (V_{SH}) - 入力電圧 (V_{IN})



1.8 ON/OFF 端子入力電圧“L” (V_{SL}) - 入力電圧 (V_{IN})

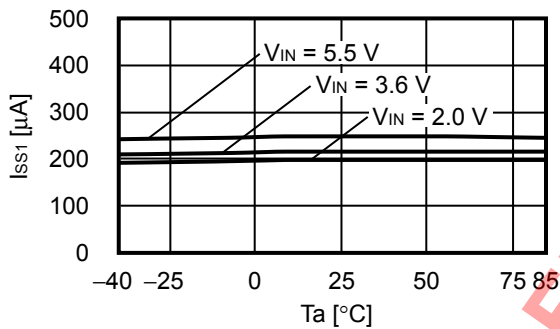


1.9 FB電圧 (V_{FB}) - 入力電圧 (V_{IN})

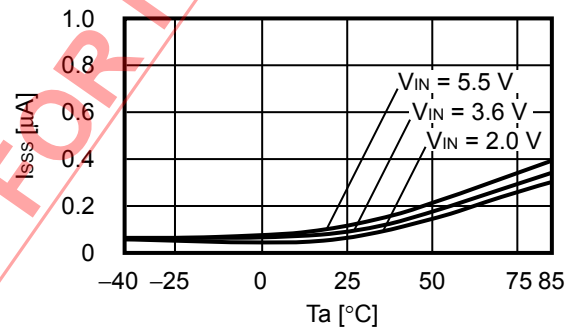


2. 主要項目温度特性例 ($T_a = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

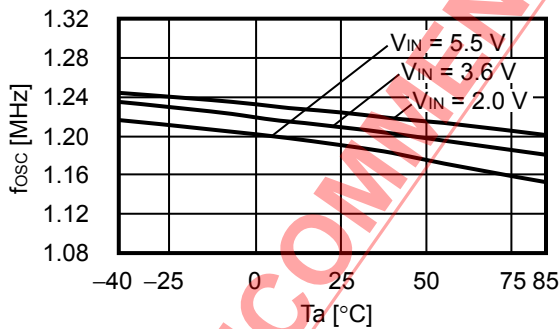
2.1 消費電流1 (I_{SS1}) - 温度 (T_a)



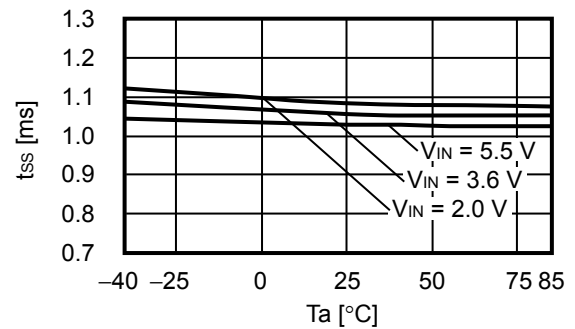
2.2 パワーオフ時消費電流 (I_{SSS}) - 温度 (T_a)



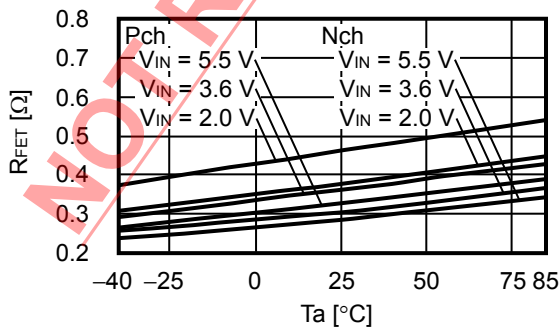
2.3 発振周波数 (f_{osc}) - 温度 (T_a)



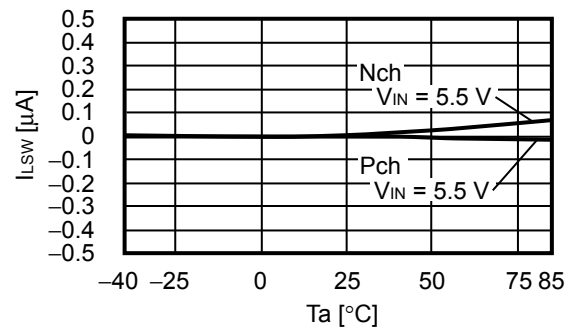
2.4 ソフトスタート時間 (t_{ss}) - 温度 (T_a)



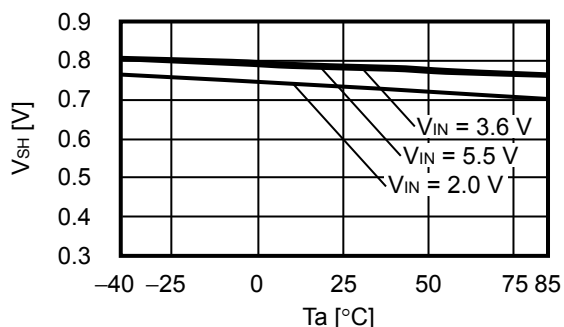
2.5 パワー-MOS FET On抵抗 (R_{FET}) - 温度 (T_a)



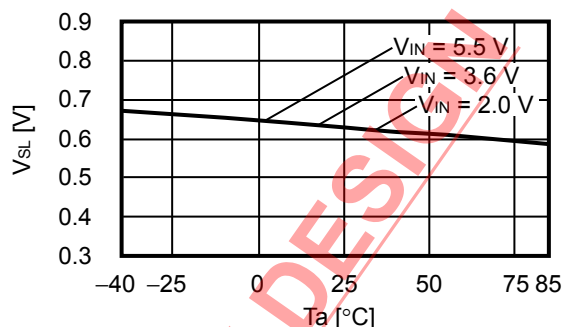
2.6 パワー-MOS FET リーク電流 (I_{LSW}) - 温度 (T_a)



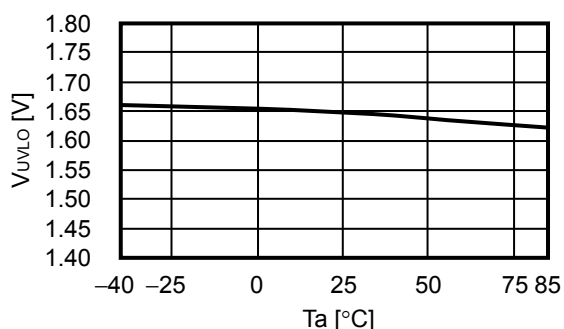
2.7 ON/OFF 端子入力電圧“H” (V_{SH}) - 温度 (T_a)



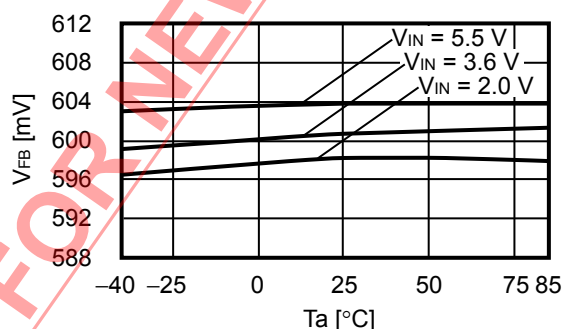
2.8 ON/OFF 端子入力電圧“L” (V_{SL}) - 温度 (T_a)



2.9 UVLO検出電圧 (V_{UVLO}) - 温度 (T_a)

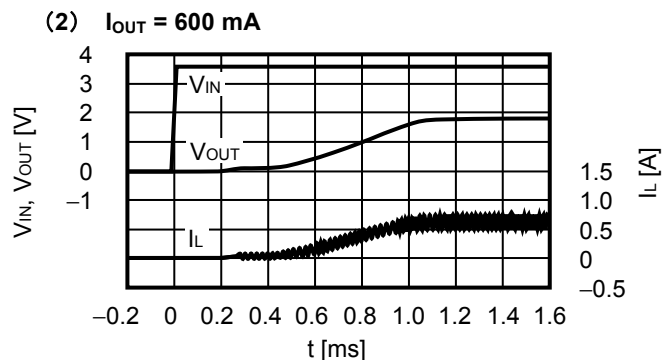
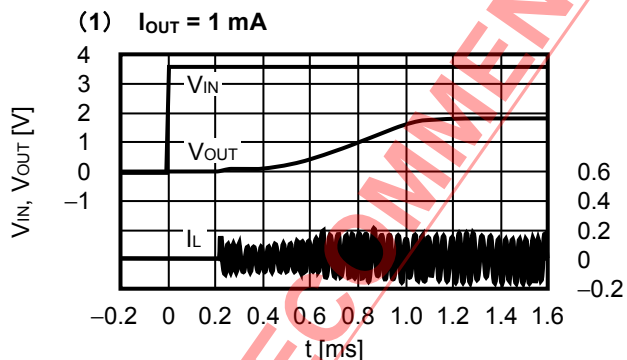


2.10 FB電圧 (V_{FB}) - 温度 (T_a)

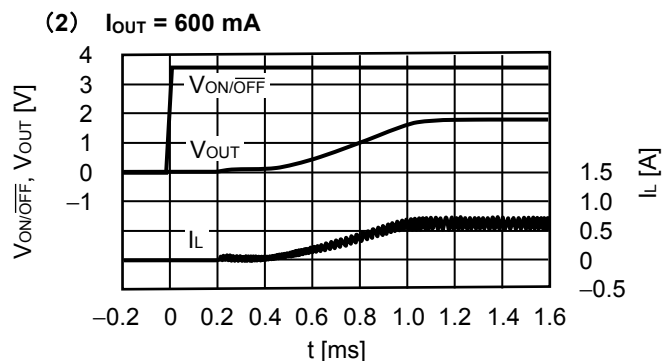
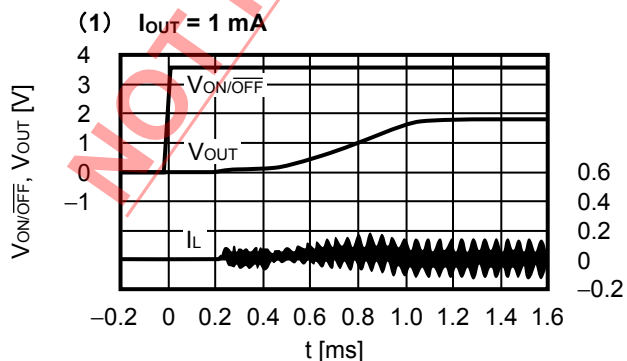


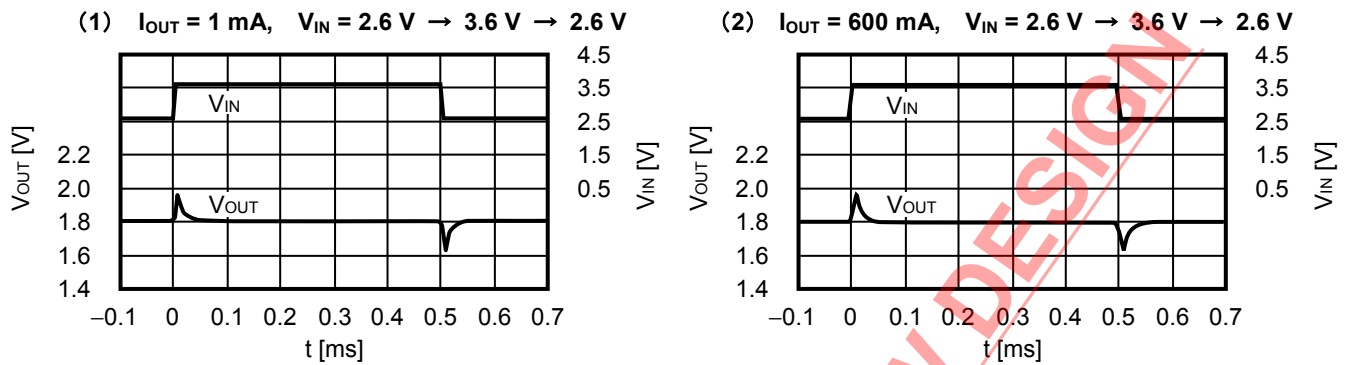
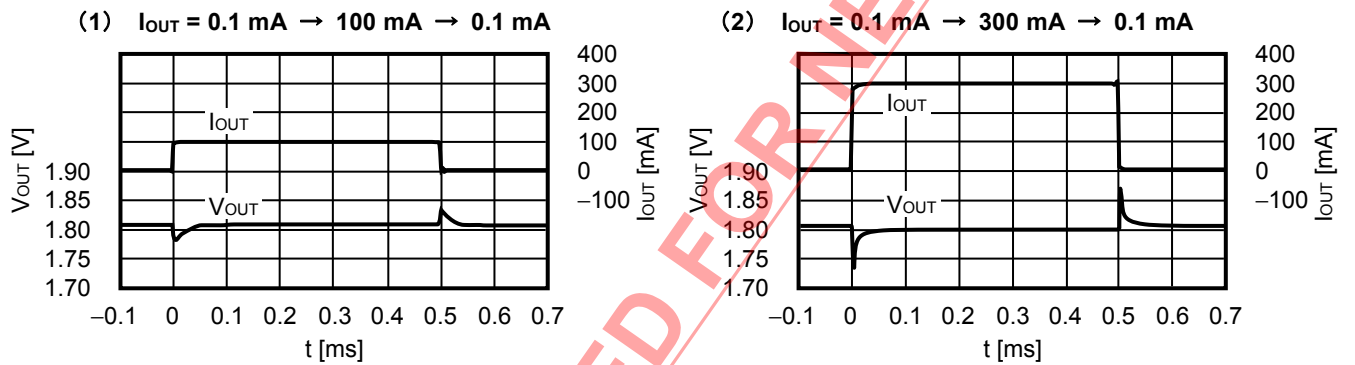
3. 過渡応答特性例 (特記なき場合、■ 電気的特性測定時の外付け部品一覧 に示す部品を使用しています。)

3.1 電源投入 ($V_{OUT} = 1.8\text{ V}$, $V_{IN} = 0\text{ V} \rightarrow 3.6\text{ V}$, $T_a = +25^\circ\text{C}$)



3.2 パワーオフ端子応答 ($V_{OUT} = 1.8\text{ V}$, $V_{IN} = 3.6\text{ V}$, $V_{ON/OFF} = 0\text{ V} \rightarrow 3.6\text{ V}$, $T_a = +25^\circ\text{C}$)



3.3 電源電圧変動 ($V_{OUT} = 1.8\text{ V}$, $T_a = +25^\circ\text{C}$)3.4 負荷変動 ($V_{OUT} = 1.8\text{ V}$, $V_{IN} = 3.6\text{ V}$, $T_a = +25^\circ\text{C}$)

■ 参考データ

1. 参考データの外付け部品一覧

表9 外付け部品一覧

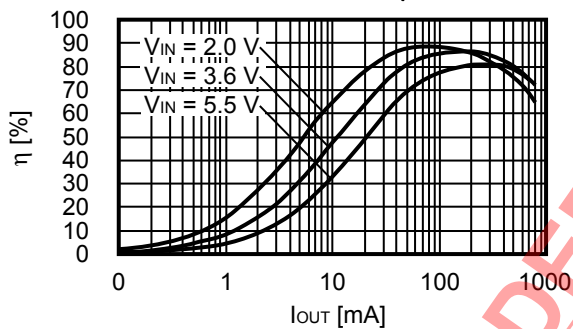
素子名	型番	製造メーカー	特性
インダクタ	NR4018T3R3M	太陽誘電株式会社	3.3 μ H, $DCR_{MAX} = 0.07 \Omega$, $I_{MAX} = 1.23$ A
入力コンデンサ	C3216X7R1E475K	TDK 株式会社	4.7 μ F
出力コンデンサ	C3216X7R1C106K	TDK 株式会社	10 μ F

注意 外付け部品の各数値は各社の資料をもとに掲載していますが、使用する際は各社資料を十分確認してください。

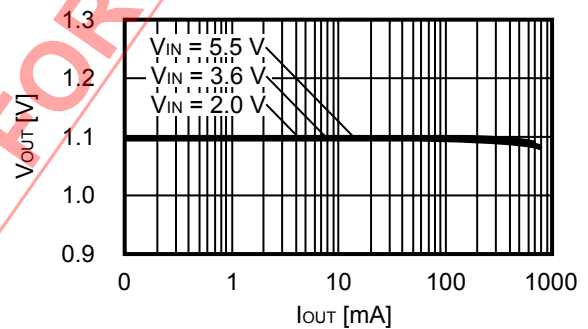
2. 出力電流 (I_{OUT}) - 効率 (η) 特性、 出力電流 (I_{OUT}) - 出力電圧 (V_{OUT}) 特性

2.1 $V_{OUT} = 1.1$ V ($R_{FB1} = 36$ k Ω , $R_{FB2} = 43$ k Ω)

(1) 出力電流 (I_{OUT}) - 効率 (η)

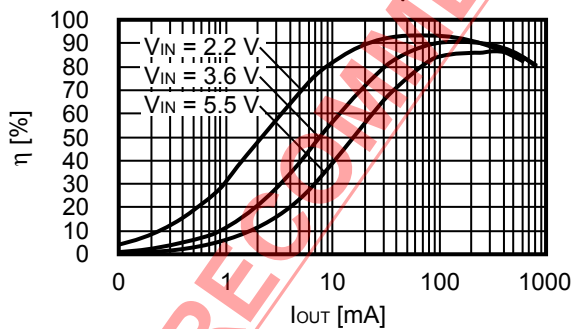


(2) 出力電流 (I_{OUT}) - 出力電圧 (V_{OUT})

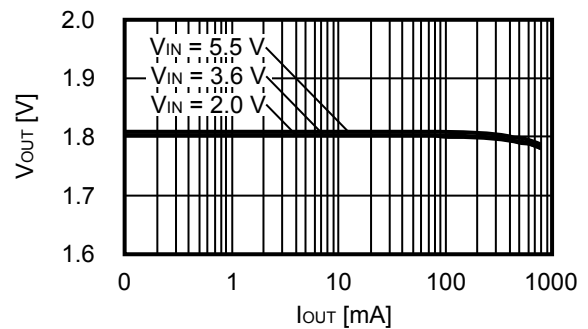


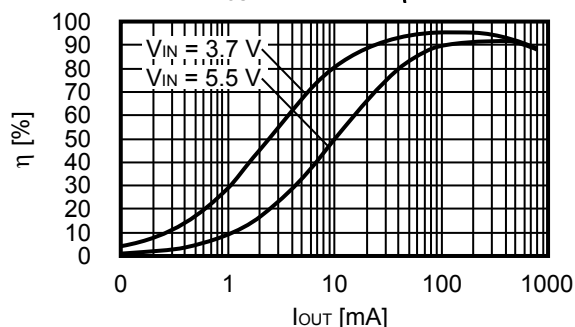
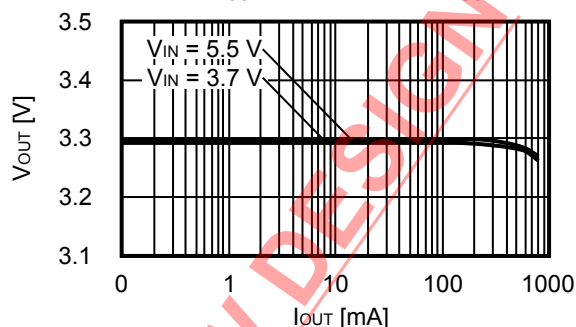
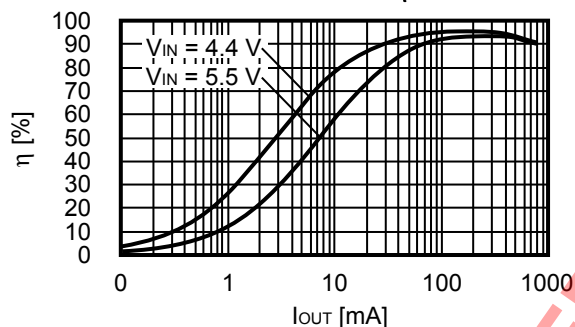
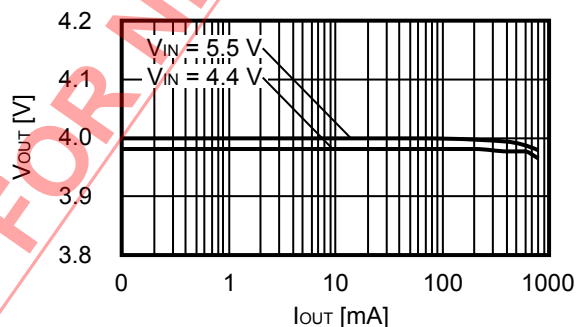
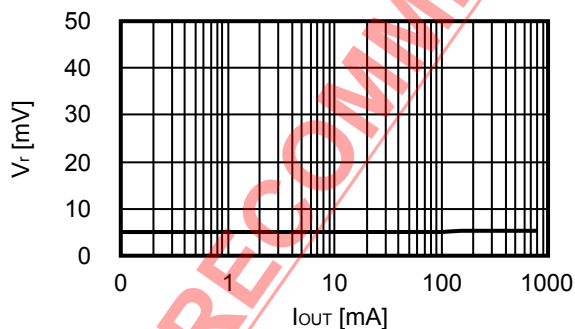
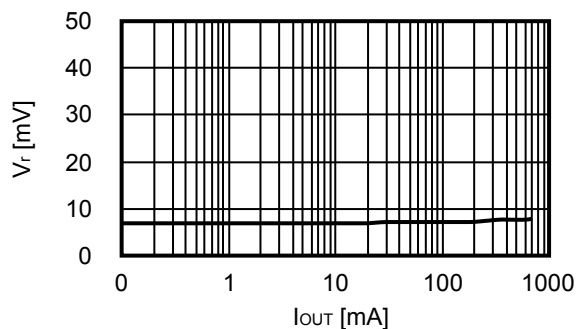
2.2 $V_{OUT} = 1.8$ V ($R_{FB1} = 36$ k Ω , $R_{FB2} = 18$ k Ω)

(1) 出力電流 (I_{OUT}) - 効率 (η)

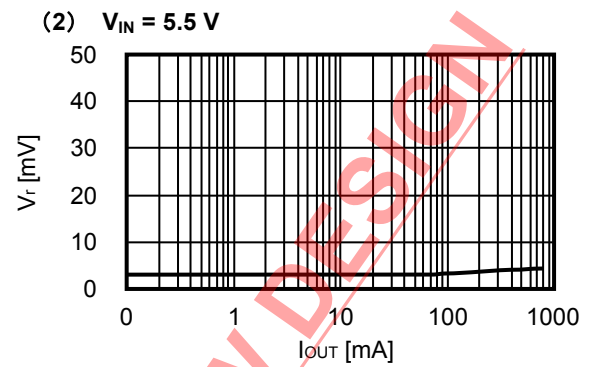
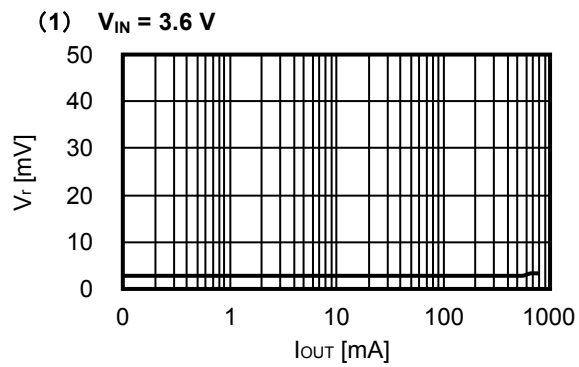


(2) 出力電流 (I_{OUT}) - 出力電圧 (V_{OUT})

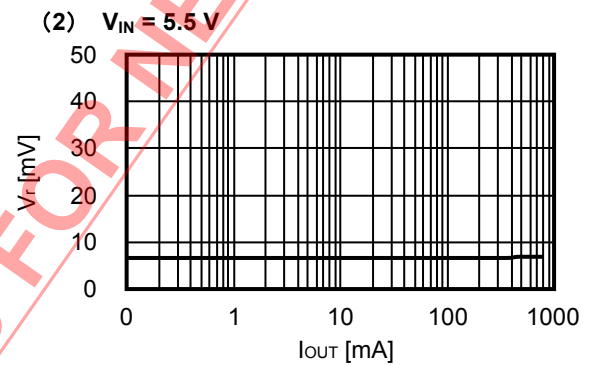
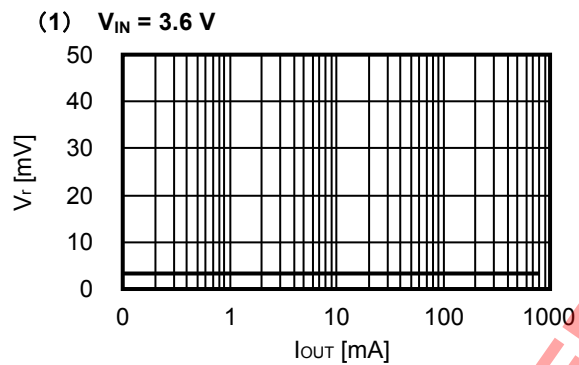


2.3 $V_{OUT} = 3.3\text{ V}$ ($R_{FB1} = 36\text{ k}\Omega$, $R_{FB2} = 8\text{ k}\Omega$)(1) 出力電流 (I_{OUT}) - 効率 (η)(2) 出力電流 (I_{OUT}) - 出力電圧 (V_{OUT})2.4 $V_{OUT} = 4.0\text{ V}$ ($R_{FB1} = 51\text{ k}\Omega$, $R_{FB2} = 9\text{ k}\Omega$)(1) 出力電流 (I_{OUT}) - 効率 (η)(2) 出力電流 (I_{OUT}) - 出力電圧 (V_{OUT})3. 出力電流 (I_{OUT}) - リップル電圧 (V_r) 特性3.1 $V_{OUT} = 1.1\text{ V}$ ($R_{FB1} = 36\text{ k}\Omega$, $R_{FB2} = 43\text{ k}\Omega$)(1) $V_{IN} = 3.6\text{ V}$ (2) $V_{IN} = 5.5\text{ V}$ 

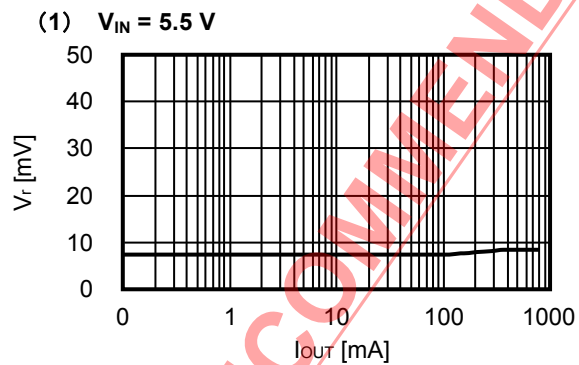
3.2 $V_{OUT} = 1.8\text{ V}$ ($R_{FB1} = 36\text{ k}\Omega$, $R_{FB2} = 18\text{ k}\Omega$)



3.3 $V_{OUT} = 3.3\text{ V}$ ($R_{FB1} = 36\text{ k}\Omega$, $R_{FB2} = 8\text{ k}\Omega$)



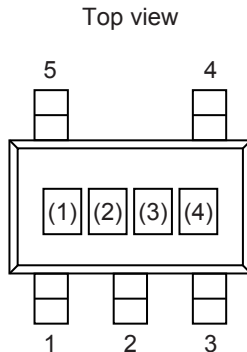
3.4 $V_{OUT} = 4.0\text{ V}$ ($R_{FB1} = 51\text{ k}\Omega$, $R_{FB2} = 9\text{ k}\Omega$)



NOT RECOMMENDED FOR NEW DESIGN

■ マーキング仕様

1. SOT-23-5



- (1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)
(4) : ロットナンバー

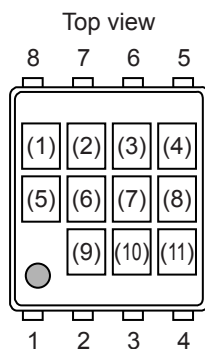
製品名と製品略号の対照表

製品名	製品略号		
	(1)	(2)	(3)
S-8550AA-M5T1x	R	5	A

備考1. x : G または U

2. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = U の製品をお選びください

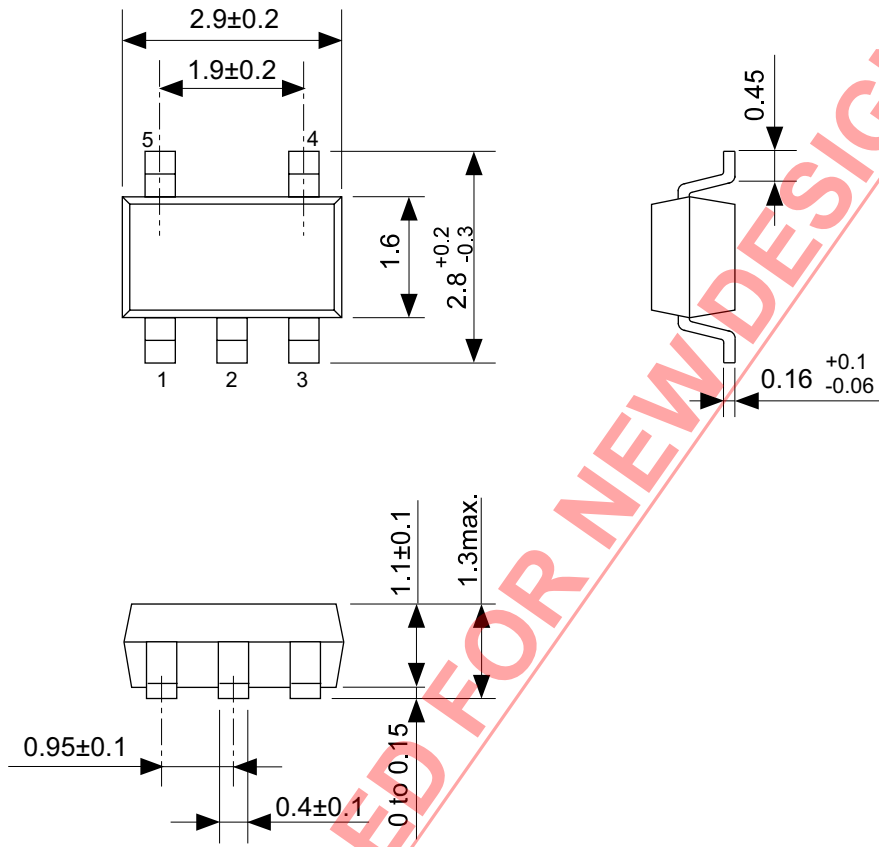
2. SNT-8A



- (1) : ブランク
(2) ~ (4) : 製品略号 (製品名と製品略号の対照表を参照)
(5), (6) : ブランク
(7) ~ (11) : ロットナンバー

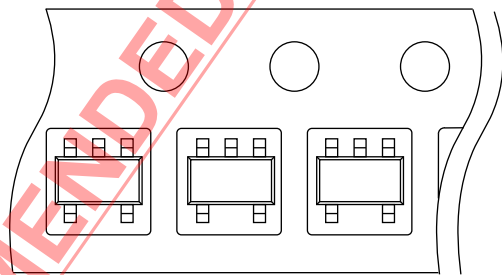
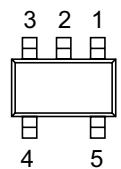
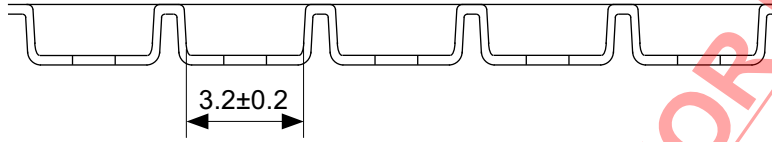
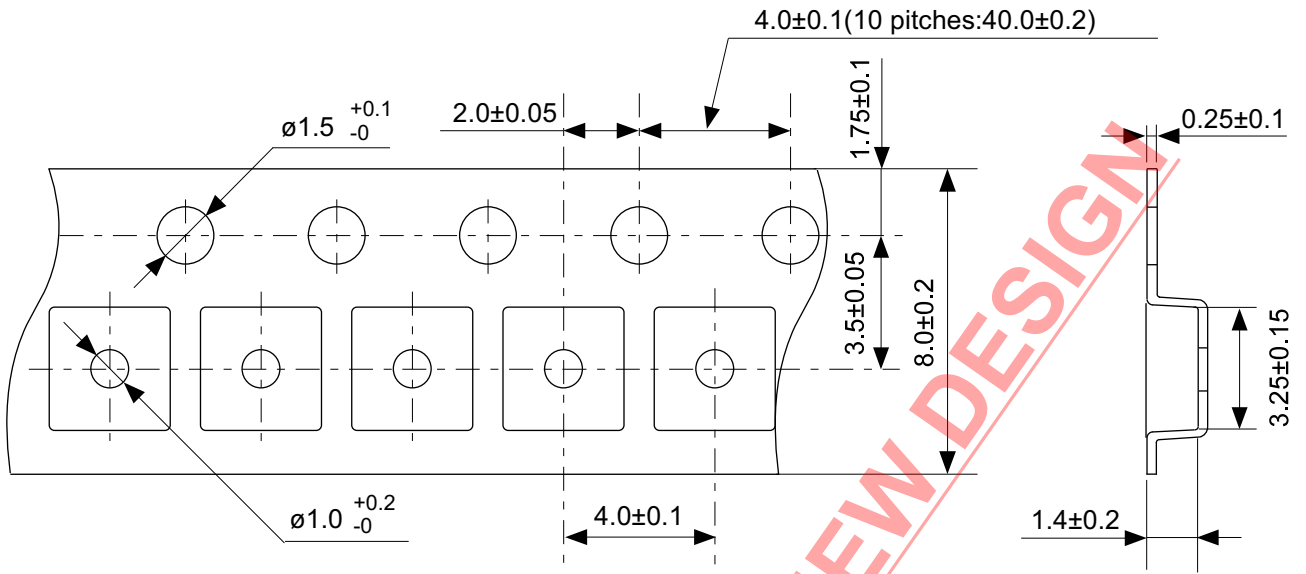
製品名と製品略号の対照表

製品名	製品略号		
	(2)	(3)	(4)
S-8550AA-I8T1U	R	5	A



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



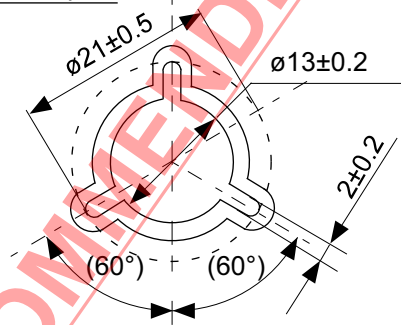
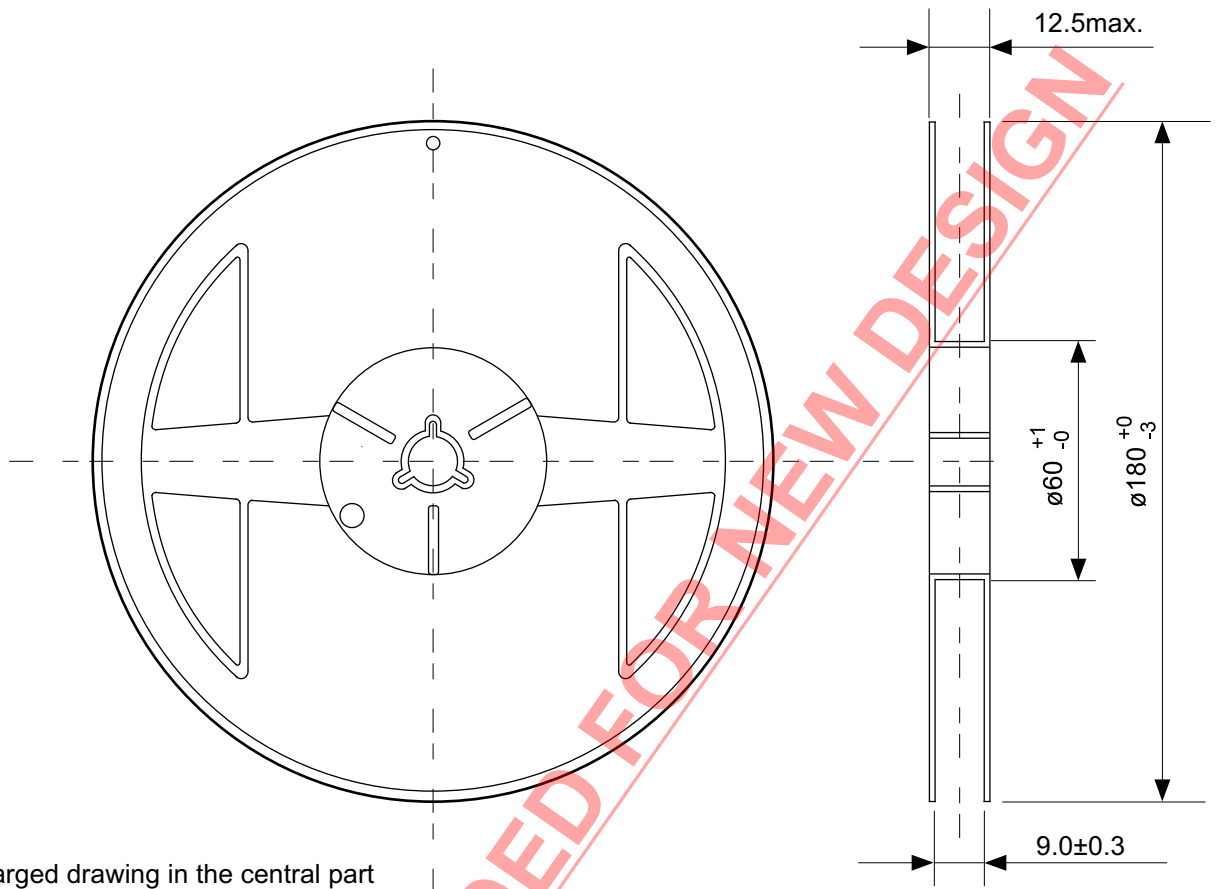
→ Feed direction

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm

ABLIC Inc.

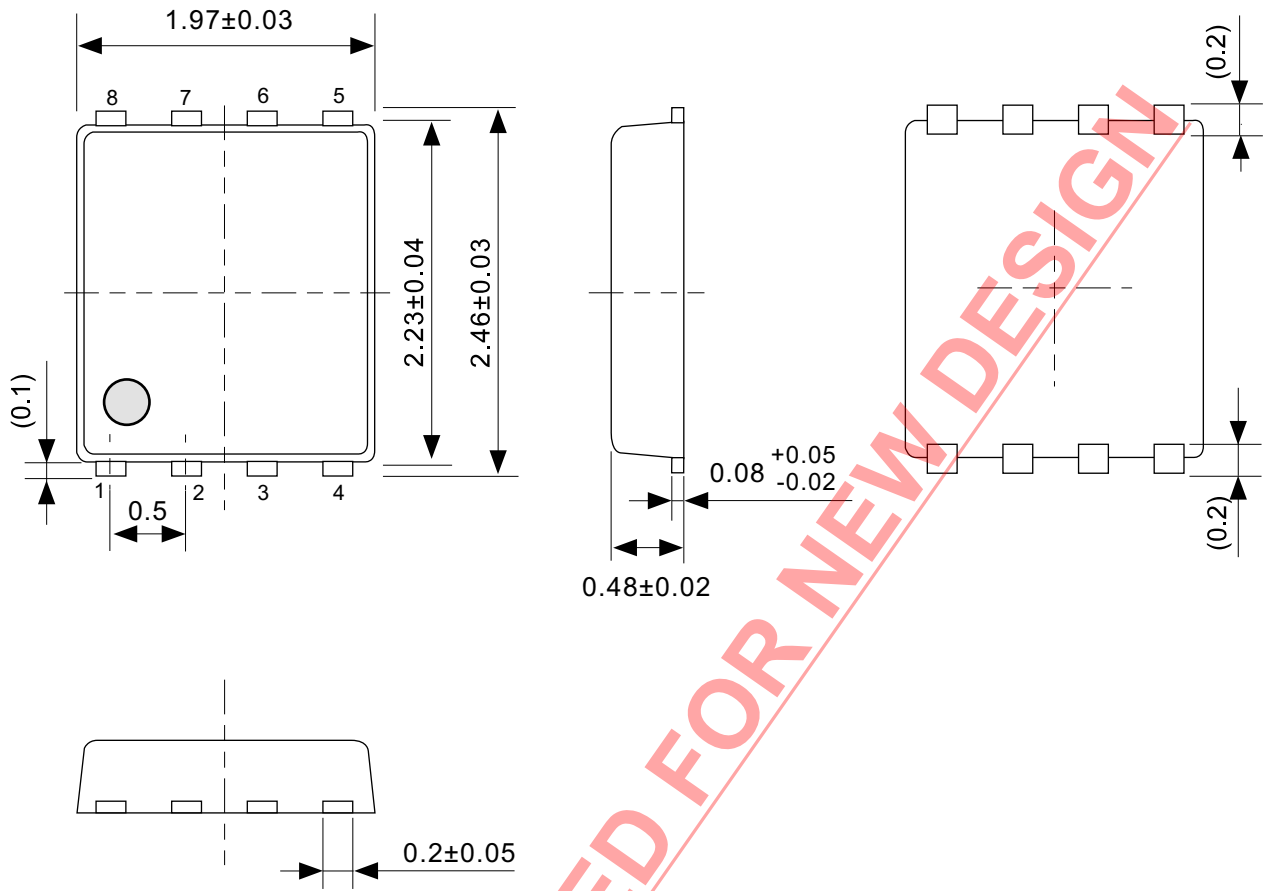
NOT RECOMMENDED FOR NEW DESIGN



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

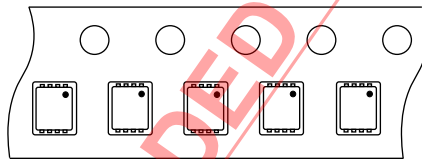
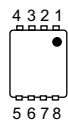
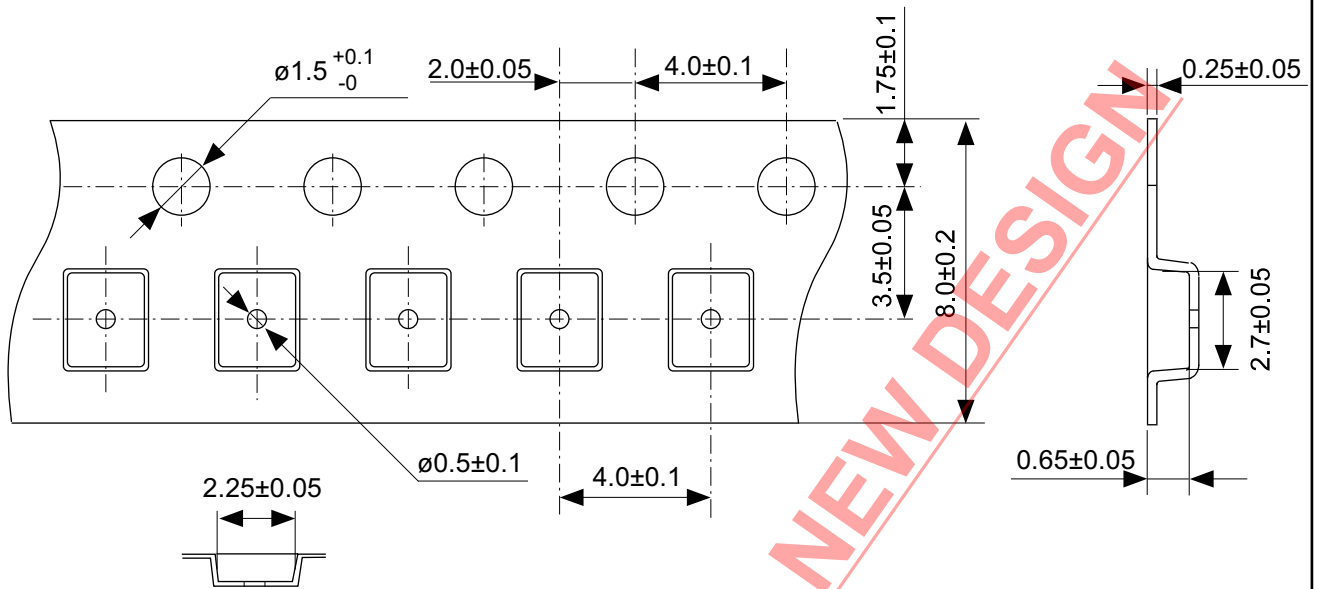
NOT RECOMMENDED FOR NEW DESIGN



NOT RECOMMENDED FOR NEW DESIGN

No. PH008-A-P-SD-2.1

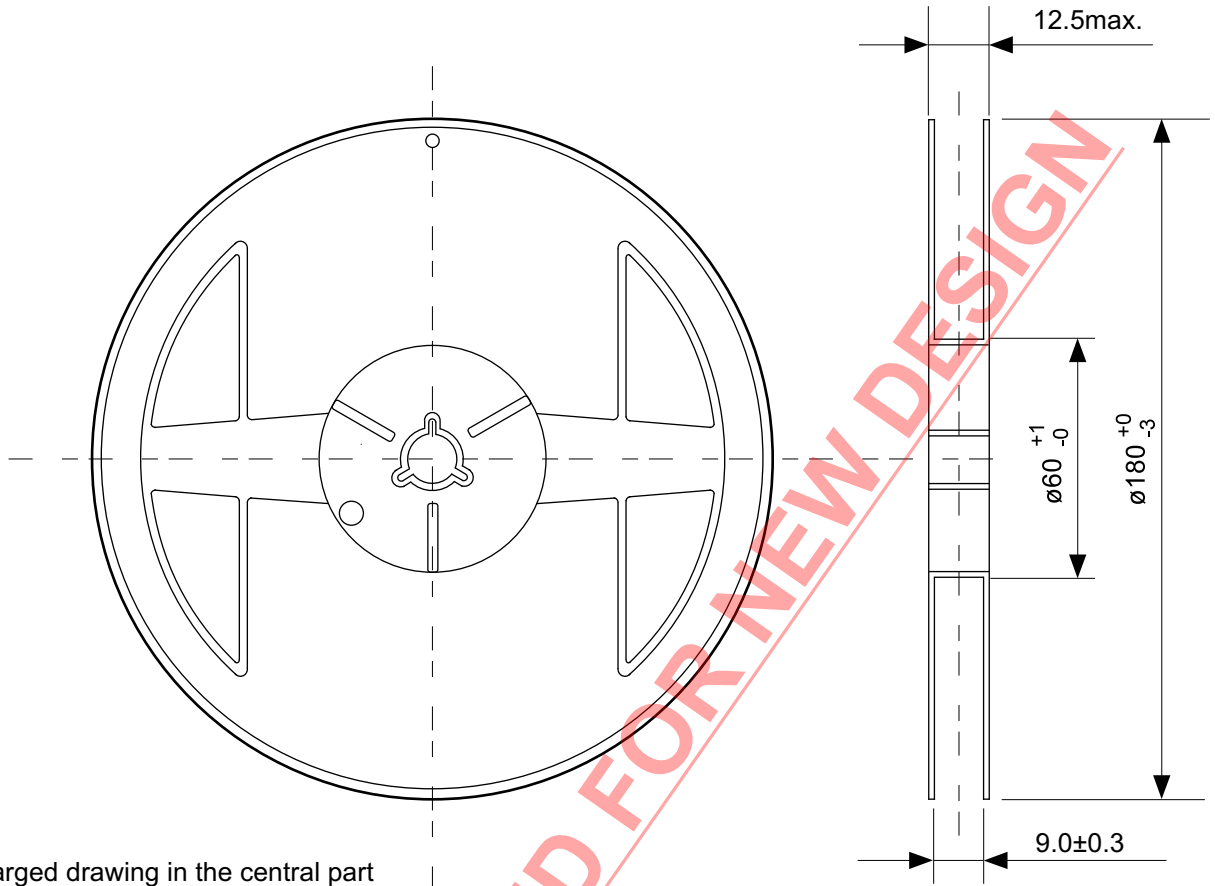
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



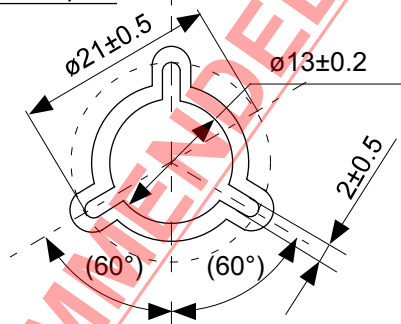
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

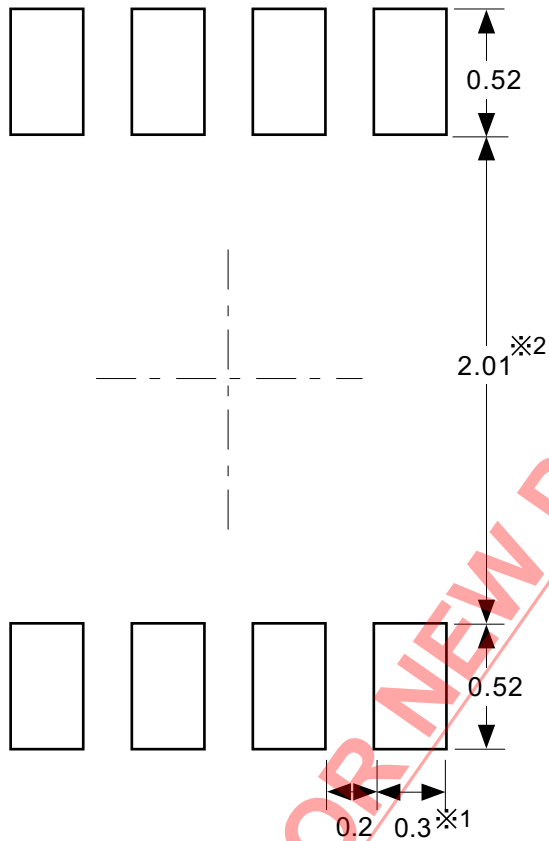


Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm).

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm 以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。上記の機器および装置には、弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

2.0-2018.01