

本ICは、高耐圧CMOSプロセス技術を使用して開発した、高耐圧、リセット機能付きの低飽和型正電圧ボルテージレギュレータで、ON / OFF回路を内蔵しています。

最大動作電圧が36 Vと高く、消費電流も3.0 μ A typ.と低消費電流で動作することができます。また、出力トランジスタの過電流を制限するための過電流保護回路と、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。リセット機能の解除信号は、外付けコンデンサにより遅延時間を調整することができます。

弊社では、お客様のご使用条件と弊社電源ICを用いた際の熱設計をサポートするため、「熱シミュレーションサービス」を提供しております。この熱シミュレーションサービスをご活用いただくことで、お客様の開発段階での熱設計におけるリスクの低減に貢献いたします。

また弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。詳細は、販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

レギュレータ部

- ・ 出力電圧 : 3.3 V、5.0 V
- ・ 入力電圧 : 3.0 V ~ 36.0 V
- ・ 出力電圧精度 : $\pm 2.0\%$ ($T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)
- ・ ドロップアウト電圧 : 100 mV typ. (5.0 V出力品、 $I_{\text{OUT}} = 100 \text{ mA}$)
- ・ 出力電流 : 500 mA出力可能 ($V_{\text{IN}} = V_{\text{OUT(S)}} + 1.0 \text{ V}$)*1
- ・ 入力、出力コンデンサ : 1.0 μ F以上のセラミックコンデンサが使用可能
- ・ 過電流保護回路を内蔵 : 出力トランジスタの過電流を制限
- ・ サーマルシャットダウン回路を内蔵 : 検出温度170°C typ.
- ・ ON / OFF回路を内蔵 : 電池の長寿命化に対応可能

ディテクタ部

- ・ 検出電圧 : 2.6 V ~ 4.7 V間において0.1 Vステップで選択可能
- ・ 検出電圧精度 : $\pm 2.0\%$ ($T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)
- ・ ヒステリシス幅 : 0.12 V min.
- ・ 解除遅延時間が調整可能*2 : 20 ms typ. ($C_{\text{DLY}} = 10 \text{ nF}$)

全体部

- ・ 消費電流 : 3.0 μ A typ. (レギュレータ動作時)
0.1 μ A typ. (レギュレータ停止時)
- ・ 動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー
- ・ 45 Vロードダンプ耐性あり
- ・ AEC-Q100対応*3

*1. 大電流出力時には、ICの損失が許容損失を越えないように注意してください。

*2. DLY端子に C_{DLY} を接続することで、解除遅延時間が調整可能です。

*3. 詳細は、販売窓口までお問い合わせください。

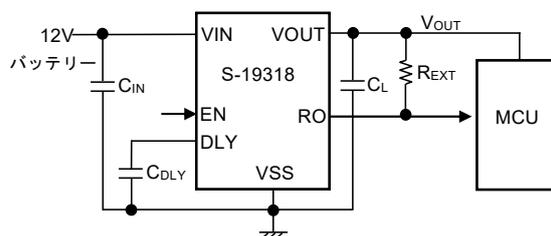
■ 用途

- ・ 車載用電装機器の定電圧電源およびリセット回路

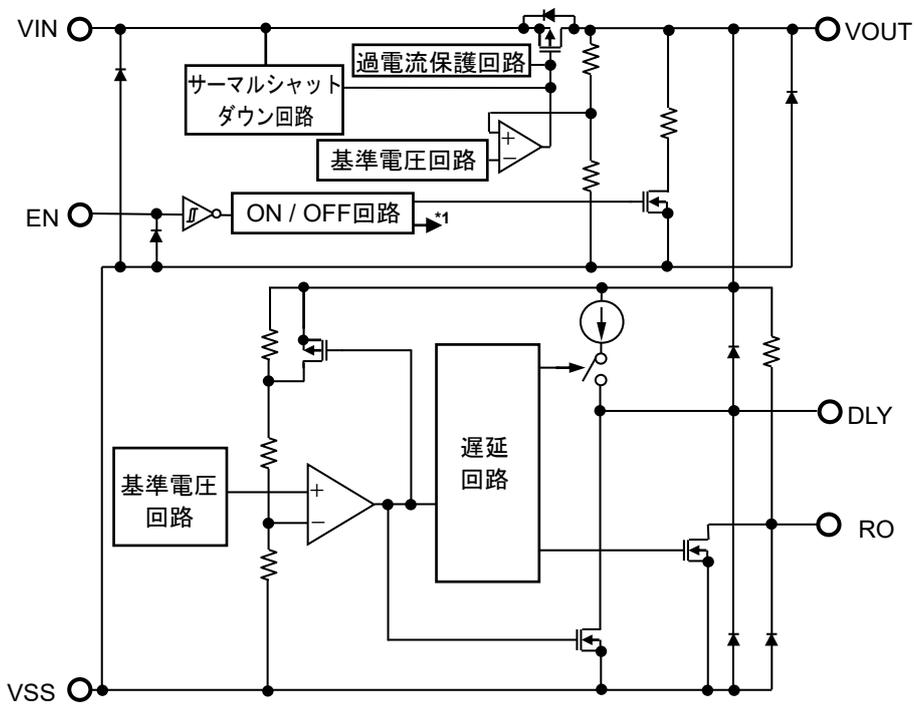
■ パッケージ

- ・ TO-252-9S
- ・ HSOP-8A

■ 基本アプリケーション回路



■ ブロック図



*1. ON / OFF回路は内部回路および出力トランジスタを制御します。

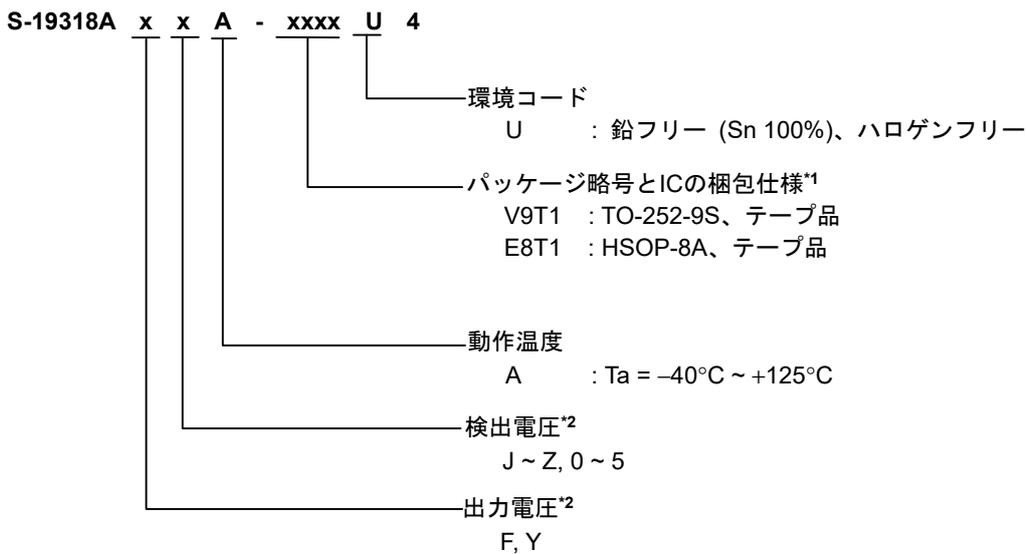
図1

■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード1に対応しています。
 AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

1. 製品名



- *1. テープ図面を参照してください。
- *2. "2. 製品オプション一覧" を参照してください。

2. 製品オプション一覧

表1 出力電圧

設定出力電圧	記号
5.0 V	F
3.3 V	Y

表2 検出電圧

設定検出電圧	記号
4.7 V	J
4.6 V	K
4.5 V	L
4.4 V	M
4.3 V	N
4.2 V	P
4.1 V	Q
4.0 V	R
3.9 V	S
3.8 V	T
3.7 V	U

設定検出電圧	記号
3.6 V	V
3.5 V	W
3.4 V	X
3.3 V	Y
3.2 V	Z
3.1 V	0
3.0 V	1
2.9 V	2
2.8 V	3
2.7 V	4
2.6 V	5

備考 設定出力電圧 ≥ 設定検出電圧 + 0.3 V

3. パッケージ

表3 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
TO-252-9S	VA009-A-P-SD	VA009-A-C-SD	VA009-A-R-SD	VA009-A-L-SD
HSOP-8A	FH008-A-P-SD	FH008-A-C-SD	FH008-A-R-SD	FH008-A-L-SD

4. 製品名リスト

表4

出力電圧 (V _{OUT})	検出電圧 (-V _{DET})	TO-252-9S	HSOP-8A
3.3 V ± 2.0%	2.8 V ± 2.0%	S-19318AY3A-V9T1U4	S-19318AY3A-E8T1U4
3.3 V ± 2.0%	2.9 V ± 2.0%	S-19318AY2A-V9T1U4	S-19318AY2A-E8T1U4
3.3 V ± 2.0%	3.0 V ± 2.0%	S-19318AY1A-V9T1U4	S-19318AY1A-E8T1U4
5.0 V ± 2.0%	4.2 V ± 2.0%	S-19318AFPA-V9T1U4	S-19318AFPA-E8T1U4
5.0 V ± 2.0%	4.6 V ± 2.0%	S-19318AFKA-V9T1U4	S-19318AFKA-E8T1U4
5.0 V ± 2.0%	4.7 V ± 2.0%	S-19318AFJA-V9T1U4	S-19318AFJA-E8T1U4

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

■ ピン配置図

1. TO-252-9S

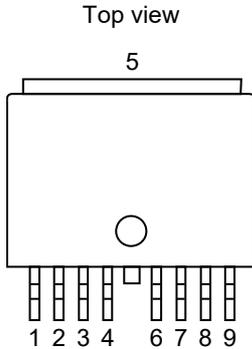


図2

*1. NCは電氣的にオープンを示します。そのため、VIN端子またはVSS端子に接続しても問題ありません。

表5

端子番号	端子記号	端子内容
1	VOUT	電圧出力端子 (レギュレータ部)
2	NC*1	無接続
3	DLY	解除遅延時間調整コンデンサ接続端子
4	NC*1	無接続
5	VSS	GND端子
6	RO	リセット出力端子
7	NC*1	無接続
8	EN	イネーブル端子
9	VIN	電圧入力端子 (レギュレータ部)

2. HSOP-8A

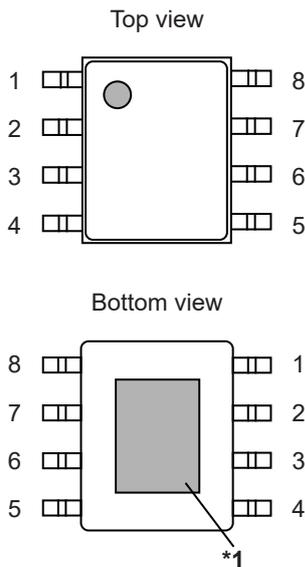


図3

*1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。

ただし、電極としての機能には使用しないでください。

*2. NCは電氣的にオープンを示します。そのため、VIN端子またはVSS端子に接続しても問題ありません。

表6

端子番号	端子記号	端子内容
1	VOUT	電圧出力端子 (レギュレータ部)
2	NC*2	無接続
3	VSS	GND端子
4	DLY	解除遅延時間調整コンデンサ接続端子
5	RO	リセット出力端子
6	NC*2	無接続
7	EN	イネーブル端子
8	VIN	電圧入力端子 (レギュレータ部)

■ 絶対最大定格

表7

(特記なき場合 : $T_j = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$)

項目	記号	絶対最大定格	単位
VIN端子電圧	V_{IN}	$V_{SS} - 0.3 \sim V_{SS} + 45.0$	V
EN端子電圧	V_{EN}	$V_{SS} - 0.3 \sim V_{SS} + 45.0$	V
VOOUT端子電圧	V_{OUT}	$V_{SS} - 0.3 \sim V_{IN} + 0.3 \leq V_{SS} + 7.0$	V
DLY端子電圧	V_{DLY}	$V_{SS} - 0.3 \sim V_{OUT} + 0.3 \leq V_{SS} + 7.0$	V
RO端子電圧	V_{RO}	$V_{SS} - 0.3 \sim V_{OUT} + 0.3 \leq V_{SS} + 7.0$	V
出力電流	I_{OUT}	650	mA
	I_{RO}	30	mA
ジャンクション温度	T_j	$-40 \sim +150$	$^{\circ}\text{C}$
動作周囲温度	T_{opr}	$-40 \sim +125$	$^{\circ}\text{C}$
保存温度	T_{stg}	$-40 \sim +150$	$^{\circ}\text{C}$

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表8

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1,*2	θ_{JA}	TO-252-9S	Board A	-	84	-	$^{\circ}\text{C}/\text{W}$
			Board B	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board C	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board D	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board E	-	24	-	$^{\circ}\text{C}/\text{W}$
		HSOP-8A	Board A	-	105	-	$^{\circ}\text{C}/\text{W}$
			Board B	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board C	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board D	-	-	-	$^{\circ}\text{C}/\text{W}$
			Board E	-	31	-	$^{\circ}\text{C}/\text{W}$

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

*2. 本ICを各Boardに実装して測定した値

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 推奨動作条件

表9

項目	記号	条件	Min.	Typ.	Max.	単位
VIN端子電圧	V _{IN}	–	3.0	–	36.0	V
EN端子電圧	V _{EN}	–	0	–	V _{IN}	V
入力容量	C _{IN}	–	1.0	–	–	μF
出力容量	C _L	–	1.0	–	–	μF
等価直列抵抗	R _{ESR}	出力コンデンサ (C _L)	–	–	100	Ω
解除遅延時間調整容量*1	C _{DLY}	–	1	10	–	nF
出力外部ブルアップ抵抗	R _{ext}	RO端子に接続	3	–	–	kΩ

*1. 詳細は、"■ 外付け部品の選定"、"2. 解除遅延時間調整コンデンサ (C_{DLY})" を参照してください。

注意 一般にシリーズレギュレータは、外付け部品の選択によっては発振するおそれがあります。上記のC_{IN}、C_L、R_{ESR}を満たすコンデンサを使用した実機で発振しないことを確認してください。

■ 電気的特性

1. レギュレータ部

表10

(特記なき場合 : $V_{IN} = 13.5 \text{ V}$, $T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
出力電圧*1	$V_{OUT(E)}$	$V_{OUT(S)} + 1.0 \text{ V} \leq V_{IN} \leq 18.0 \text{ V}$, $1 \text{ mA} \leq I_{OUT} \leq 100 \text{ mA}$	$V_{OUT(S)}$ - 2.0%	$V_{OUT(S)}$	$V_{OUT(S)}$ + 2.0%	V	1	
出力電流*2	I_{OUT}	$V_{IN} \geq V_{OUT(S)} + 1.0 \text{ V}$	500*7	-	-	mA	2	
ドロップアウト電圧*3	V_{drop}	$I_{OUT} = 100 \text{ mA}$	$V_{OUT(S)} = 3.3 \text{ V}$	-	120	240	mV	1
			$V_{OUT(S)} = 5.0 \text{ V}$	-	100	200	mV	1
		$I_{OUT} = 500 \text{ mA}$	$V_{OUT(S)} = 3.3 \text{ V}$	-	650	1200	mV	1
			$V_{OUT(S)} = 5.0 \text{ V}$	-	510	1000	mV	1
入力安定度*4	$\frac{\Delta V_{OUT1}}{\Delta V_{IN} \cdot V_{OUT}}$	$V_{OUT(S)} + 1.0 \text{ V} \leq V_{IN} \leq 36.0 \text{ V}$, $I_{OUT} = 1 \text{ mA}$	-	0.01	0.02	%/V	1	
負荷安定度*5	ΔV_{OUT2}	$V_{IN} = V_{OUT(S)} + 1.0 \text{ V}$, $1 \text{ mA} \leq I_{OUT} \leq 250 \text{ mA}$, $T_a = +25^\circ\text{C}$	-	10	50	mV	1	
入力電圧	V_{IN}	-	3.0	-	36.0	V	-	
EN端子入力電圧 "H"	V_{SH}	-	2	-	-	V	4	
EN端子入力電圧 "L"	V_{SL}	-	-	-	0.8	V	4	
EN端子入力電流 "H"	I_{SH}	$V_{EN} = V_{IN}$	-	-	1	μA	4	
EN端子入力電流 "L"	I_{SL}	$V_{EN} = 0 \text{ V}$	-	-	0.1	μA	4	
リップル除去率	RR	$V_{IN} = 13.5 \text{ V}$, $I_{OUT} = 30 \text{ mA}$, $f = 100 \text{ Hz}$, $\Delta V_{rip} = 1.0 \text{ V}_{p-p}$	$V_{OUT(S)} = 3.3 \text{ V}$	-	65	-	dB	3
			$V_{OUT(S)} = 5.0 \text{ V}$	-	60	-	dB	3
制限電流*6	I_{LIM}	$V_{IN} = V_{OUT(S)} + 1.0 \text{ V}$, $T_a = +25^\circ\text{C}$	490	700	960	mA	2	
短絡電流	I_{short}	$V_{IN} = 13.5 \text{ V}$, $V_{OUT} = 0 \text{ V}$, $T_a = +25^\circ\text{C}$	75	160	245	mA	2	
サーマルシャットダウン 検出温度	T_{SD}	ジャンクション温度	-	170	-	$^\circ\text{C}$	-	
サーマルシャットダウン 解除温度	T_{SR}	ジャンクション温度	-	135	-	$^\circ\text{C}$	-	

*1. 入力電圧、出力電流、温度が上記に記載された条件を満たしている場合、精度が保証されます。

$V_{OUT(S)}$: 設定出力電圧値

$V_{OUT(E)}$: 実際の出力電圧値

*2. 出力電流を徐々に増やしていき、出力電圧が $V_{OUT(E)}$ の95%になったときの出力電流値

*3. 入力電圧 (V_{IN}) を徐々に下げていき、出力電圧が V_{OUT3} の98%に降下した時点での入力電圧 (V_{IN1}) と出力電圧の差

$V_{drop} : V_{IN1} - (V_{OUT3} \times 0.98)$

$V_{OUT3} : V_{IN} = V_{OUT(S)} + 1.0 \text{ V}$ のときの出力電圧値

*4. 出力電圧の入力電圧依存性。出力電流を一定にして入力電圧を変化させ、出力電圧がどれだけ変化するかを表します。

*5. 出力電圧の出力電流依存性。入力電圧を一定にして出力電流を変化させ、出力電圧がどれだけ変化するかを表します。

*6. 過電流保護回路によって制限される電流値

*7. 許容損失の制限により、この値を満たさない場合もあります。大電流出力時には、許容損失に注意してください。

この規格は設計保証です。

2. ディテクタ部

表11

(特記なき場合 : $T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧*1	$-V_{\text{DET}}$	-	$-V_{\text{DET(S)}} - 2.0\%$	$-V_{\text{DET(S)}}$	$-V_{\text{DET(S)}} + 2.0\%$	V	5
ヒステリシス幅*2	V_{HYS}	-	120	150	180	mV	5
リセット出力電圧 "H"	V_{ROH}	-	$V_{\text{OUT(S)}} \times 0.9$	-	-	V	5
リセット出力電圧 "L"	V_{ROL}	$V_{\text{OUT}} \geq 1.0 \text{ V}, R_{\text{ext}} \geq 3 \text{ k}\Omega,$ V_{OUT} 端子に接続	-	0.2	0.4	V	5
リセットプルアップ抵抗	R_{RO}	V_{OUT} 端子内部抵抗, $V_{\text{OUT}} \geq +V_{\text{DET}}$	20	30	45	k Ω	-
リセット出力電流	I_{RO}	$V_{\text{RO}} = 0.4 \text{ V}, V_{\text{OUT}} = -V_{\text{DET(S)}} \times 0.95$	3.0	-	-	mA	6
解除遅延時間*3	t_{rd}	$C_{\text{DLY}} = 10 \text{ nF}$	16	20	24	ms	5
リセット反応時間*4	t_{rr}	-	-	-	200	μs	5

*1. RO端子の出力が "H" から "L" に切り換わるVOUT端子電圧

$-V_{\text{DET(S)}}$: 設定検出電圧値

$-V_{\text{DET}}$: 実際の検出電圧値

*2. 検出電圧 ($-V_{\text{DET}}$) と解除電圧 ($+V_{\text{DET}}$) との電圧差。レギュレータ部の実際の出力電圧値 ($V_{\text{OUT(E)}}$) とディテクタ部の実際の解除電圧値 ($+V_{\text{DET}} = -V_{\text{DET}} + V_{\text{HYS}}$) の関係は、以下のとおりです。

$$V_{\text{OUT(E)}} > +V_{\text{DET}}$$

*3. V_{OUT} が $+V_{\text{DET}}$ を越えてから実際にRO端子の出力が反転するまでの時間 (図4参照)。この値は解除遅延時間調整コンデンサ (C_{DLY}) で変更可能です。

*4. V_{OUT} が $-V_{\text{DET}}$ を下回ってから実際にRO端子の出力が反転するまでの時間 (図5参照)。

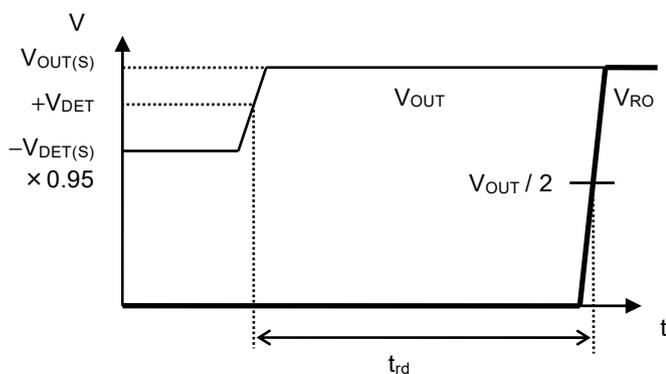


図4 解除遅延時間

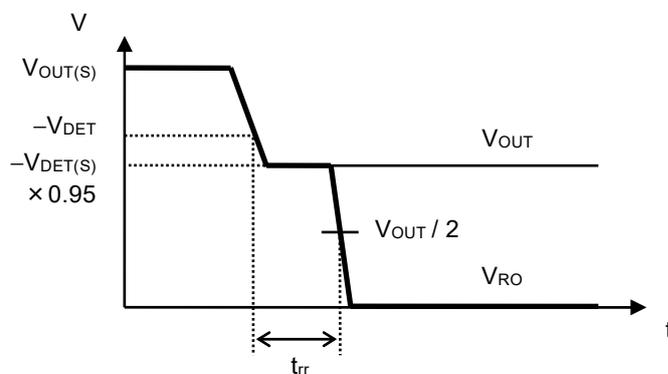


図5 リセット反応時間

3. 全体部

表12

(特記なき場合 : $V_{\text{IN}} = 13.5 \text{ V}, T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
動作時消費電流	I_{SS1}	$V_{\text{EN}} = V_{\text{IN}}, I_{\text{OUT}} \leq 10 \mu\text{A}$	-	3.0	9.5	μA	7
パワーオフ時消費電流	I_{SS2}	$V_{\text{EN}} = 0 \text{ V}, I_{\text{OUT}} = 0 \text{ mA}$	-	0.1	4.0	μA	8

■ 測定回路

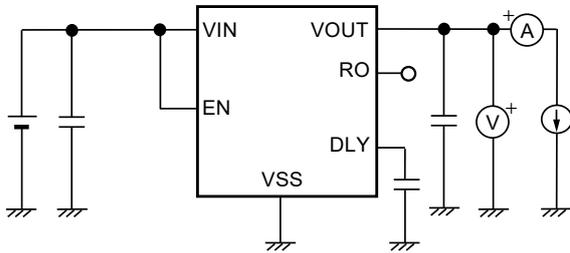


図6 測定回路1

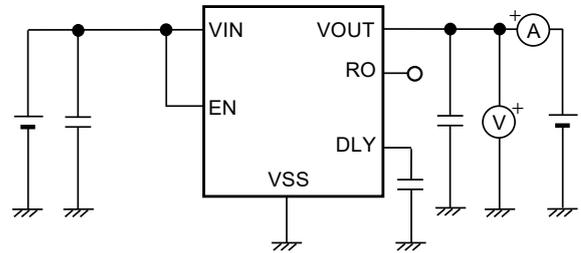


図7 測定回路2

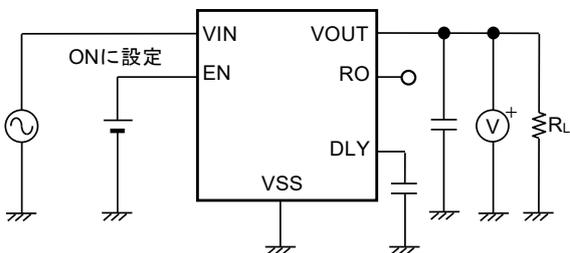


図8 測定回路3

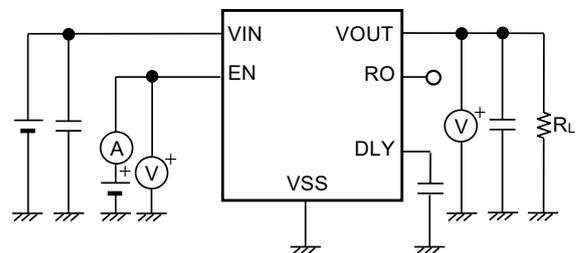


図9 測定回路4

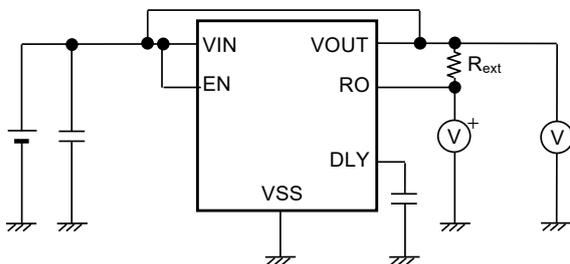


図10 測定回路5

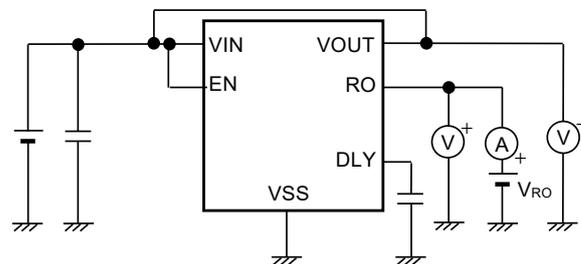


図11 測定回路6

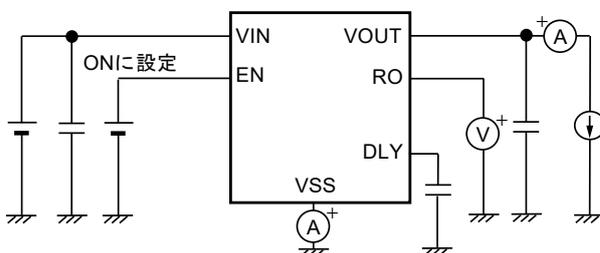


図12 測定回路7

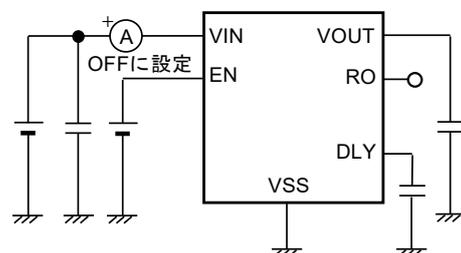


図13 測定回路8

■ 標準回路

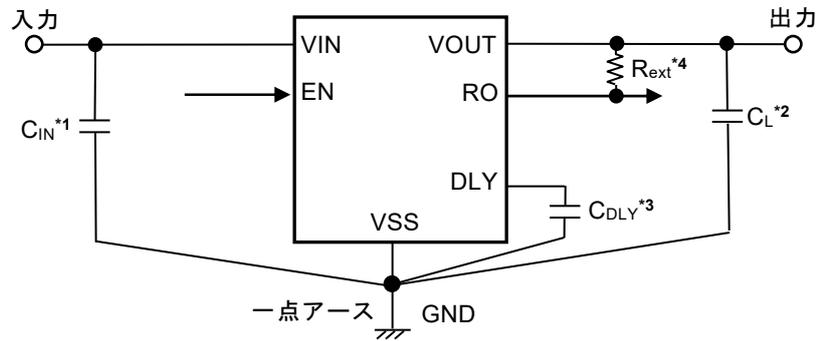


図14

- *1. C_{IN} は入力安定用コンデンサです。
- *2. C_L は出力安定用コンデンサです。
- *3. C_{DLY} は解除遅延時間調整コンデンサです。
- *4. 本ICはプルアップ抵抗を内蔵しているため、外部プルアップ抵抗の接続は必須ではありません。

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 外付け部品の選定

1. 入力、出力コンデンサ (C_{IN} , C_L)

本ICでは、位相補償のためにVOUT端子 - VSS端子間の C_L が必要です。全温度範囲において、容量値が1.0 μ F以上のセラミックコンデンサで安定動作します。また、OSコンデンサ、タンタルコンデンサ、アルミ電解コンデンサを使用する場合も、容量値が1.0 μ F以上、ESRが100 Ω 以下であることが必要です。

出力コンデンサ値により、過渡応答特性である出力オーバーシュート、アンダーシュート値が変わります。

また、入力コンデンサもアプリケーションによって、必要な容量値が異なります。

注意 C_{IN} , C_L の容量値は実際の使用条件において、温度特性を含めた十分な評価を行い決定してください。

2. 解除遅延時間調整コンデンサ (C_{DLY})

本ICでは、ディテクタの解除遅延時間 (t_{rd}) を調整するためにDLY端子 - VSS端子間に解除遅延時間調整コンデンサ (C_{DLY}) が必要です。設定解除遅延時間 ($t_{rd(s)}$)は、以下の式から求められます。

"■ 電氣的特性" には、 $C_{DLY} = 10$ nFの条件時の解除遅延時間 (t_{rd}) を示しています。

$$t_{rd(s)} [\text{ms}] = t_{rd} [\text{ms}] \times \frac{C_{DLY} [\text{nF}]}{10 [\text{nF}]}$$

注意1. 上記計算式は、動作を保証するものではありません。実際のアプリケーションで温度特性を含めた十分な評価の上、定数を決定してください。

2. DLY端子のインピーダンスは高いので、この端子に外部より電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な遅延時間が得られないことがあります)。
3. C_{DLY} はコンデンサ自身のリーク電流が内蔵定電流 (0.6 μ A typ.) に対して無視できるものを選んでください。リーク電流があると、遅延時間に誤差が発生する場合があります。また、内蔵定電流以上のリーク電流があるとリセット出力が解除しなくなります。
4. 上記の計算式には、 C_{DLY} のバラツキは含まれていません。使用する C_{DLY} のバラツキを考慮の上、定数を決定してください。

■ 動作説明

1. レギュレータ部

1.1 基本動作

図15に本IC、レギュレータのブロック図を示します。

誤差増幅器 (エラーアンプ) は、出力電圧を帰還抵抗 (R_s と R_f) によって抵抗分圧した帰還電圧 (V_{fb}) と基準電圧 (V_{ref}) を比較します。この誤差増幅器により、入力電圧や温度変化の影響を受けない一定の出力電圧を保持するのに必要なゲート電圧を出力トランジスタに供給します。

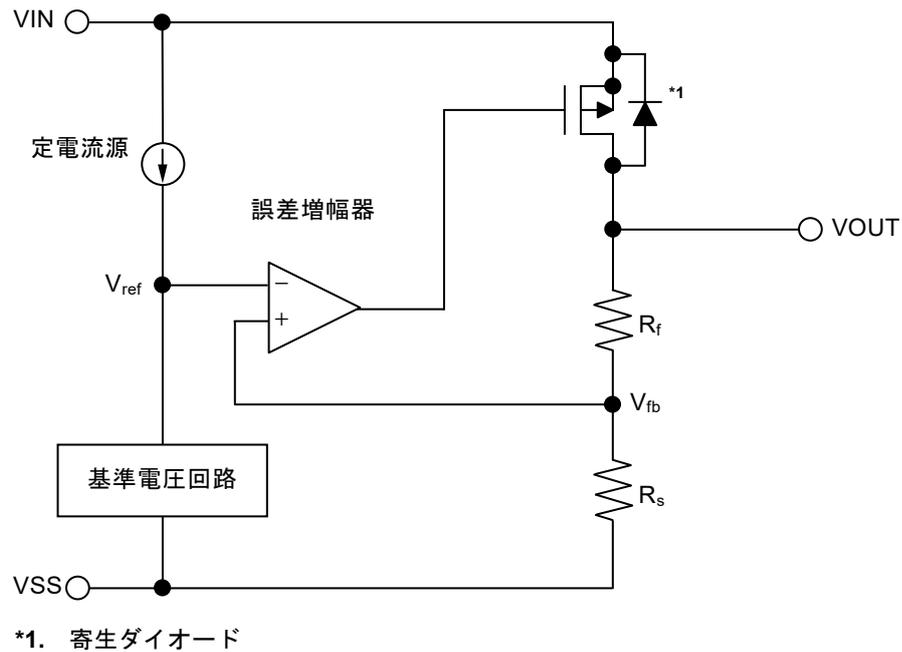


図15

1.2 出力トランジスタ

本ICでは、出力トランジスタとして低オン抵抗のPch MOS FETトランジスタを用いています。

トランジスタの構造上、VIN端子 - VOUT端子間には寄生ダイオードが存在しますので、VINよりVOUTの電位が高くなると逆流電流によりICが破壊される可能性があります。したがって、VOUTはVIN + 0.3 Vを越えないように注意してください。

1.3 過電流保護回路

本ICでは、過大な出力電流やVOUT端子 – VSS端子間の短絡による出力トランジスタの過電流を制限するために、"■ 諸特性データ (Typicalデータ)"、"1. レギュレータ部"、"1.1 出力電圧 – 出力電流 (負荷電流増加時) (Ta = +25°C)" に示すような特性の過電流保護回路を内蔵しています。出力短絡時の電流 (I_{short}) は、160 mA typ.に内部設定されており、短絡時の負荷電流はこの値に基づいて制限されます。出力トランジスタが過電流状態から解除されると、出力電圧はレギュレート動作を再開します。

注意 過電流保護回路は、過熱保護を兼ねる回路ではありません。したがって、長時間短絡状態が続く場合には、短絡条件も含め使用条件におけるICの損失が、許容損失を越えないように入力電圧、負荷電流の条件に十分注意してください。

1.4 サーマルシャットダウン回路

本ICでは、自己発熱を制限するためのサーマルシャットダウン回路を内蔵しています。ジャンクション温度が170°C typ.に上昇すると、サーマルシャットダウン回路が動作し、レギュレート動作を停止します。その後、ジャンクション温度が135°C typ.に低下すると、サーマルシャットダウン回路が解除され、レギュレート動作を再開します。

自己発熱によりサーマルシャットダウン回路が動作した場合、レギュレート動作を停止し、出力電圧が低下します。このことにより、自己発熱が制限され、ICの温度が低下します。温度が低下するとサーマルシャットダウン回路が解除され、レギュレート動作を再開し、出力電圧が上昇することで再び自己発熱が生じます。この繰り返し動作を行うことにより、VOUT端子出力の波形がパルス状になります。この現象は入力電圧か出力電流のどちらか一方、または両方を低下させて内部消費電力を少なくするか、あるいは周囲温度を低下させない限り、停止することはありません。この現象が継続しますと、製品の劣化などの物理的な損傷を生じる可能性がありますので、注意してください。

表13

サーマルシャットダウン回路	VOUT端子電圧
検出 : 170°C typ.*1	V _{SS} 電位
解除 : 135°C typ.*1	設定値

*1. ジャンクション温度

1.5 ON / OFF回路

レギュレート動作の起動および停止を行うために、ON / OFF回路は内部回路および出力トランジスタの制御をします。EN端子を "L" (OFF) に設定すると、内部回路は動作を停止し、VIN端子 - VOUT端子間の出力トランジスタをオフさせ、消費電流を大幅に抑えます。また、EN端子を "L" (OFF) に設定した際にはVOUT端子が検出電圧 ($-V_{DET}$) 以下に下がるとリセット出力端子は "L" を出力します。

EN端子に関する内部等価回路は図16の構成になっています。EN端子は定電流源により内部でプルダウンされているため、フローティング状態で使用すると "L" となり、出力トランジスタはオフになります。ただし、EN端子をフローティング状態で使用するとEN端子のインピーダンスが高くなるため、確実にEN端子をOFFにするためには、EN端子に確実に "L" が入力されるように、GNDに接続してください。

EN端子を使用しない場合には、VIN端子に接続してください。EN端子に中間電圧を印加すると消費電流が増加しますので、注意してください。

表14

EN端子	内部回路	VOUT端子電圧	消費電流
"H" : ON	動作	一定値*1	I_{SS1}
"L" : OFF	停止	V_{SS} にプルダウン*2	I_{SS2}

*1. 設定出力電圧値に基づいてレギュレート動作をすることにより、一定値が出力されます。

*2. 放電シャント回路と帰還抵抗の合成抵抗 ($R_{LOW} = 1.2 \text{ k}\Omega \text{ typ.}$) および負荷により、VOUT端子電圧は V_{SS} にプルダウンされます。

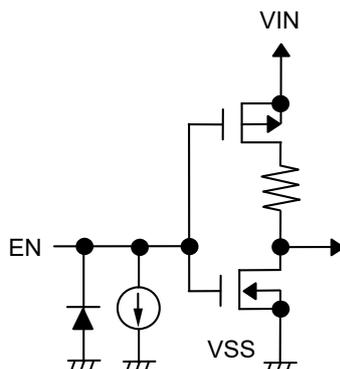


図16

2. ディテクタ部

2.1 基本動作

- (1) レギュレータの出力電圧 (V_{OUT}) がディテクタの解除電圧 ($+V_{DET}$) 以上で、Nchトランジスタ (N1, N2) はオフになり、RO端子に "H" が出力されます。このときPchトランジスタ (P1) はオン状態で、コンパレータ (C1) への入力電圧は $\frac{R_B \cdot V_{OUT}}{R_A + R_B}$ になります。
- (2) V_{OUT} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) 以上であればRO端子に "H" が出力されます。 V_{OUT} が $-V_{DET}$ (図18のA点) 以下になるとC1によって制御されるN1はオンになり、 C_{DLY} が放電されます。同時に、遅延回路によって制御されるN2はオンになり、RO端子に "L" が出力されます。このときP1はオフになり、C1への入力電圧は $\frac{R_B \cdot V_{OUT}}{R_A + R_B + R_C}$ になります。
- (3) V_{OUT} がさらに低下し、ICの最低動作電圧以下になると、RO端子出力は不定になります。RO端子がプルアップされる場合、"H" が出力されます。
- (4) V_{OUT} が最低動作電圧以上に上昇するとRO端子に "L" が出力されます。また、 V_{OUT} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合には出力は "L" になります。
- (5) さらに V_{OUT} を上昇させ $+V_{DET}$ (図18のB点) 以上になるとN1はオフになり、 C_{DLY} が充電されます。 V_{DLY} がしきい値電圧 (1.25 V typ.) になると、遅延回路によって制御されるN2はオフになり、RO端子に "H" が出力されます。

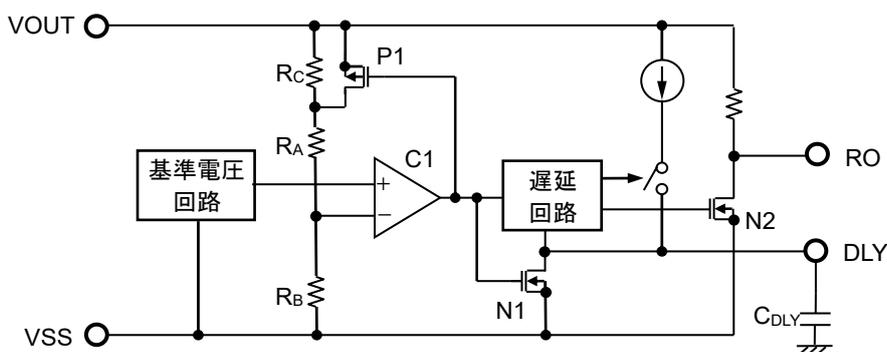


図17 ディテクタ部の動作説明図

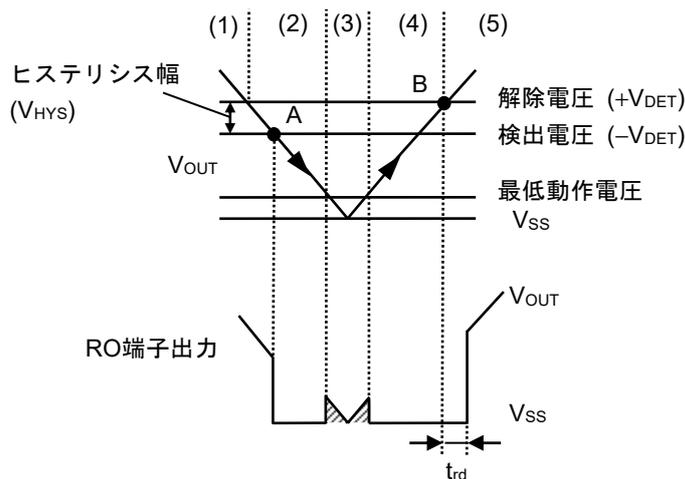


図18 ディテクタ部のタイミングチャート

2.2 遅延回路

RO端子に "L" が出力された状態でレギュレータの出力電圧 (V_{OUT}) が立ち上がったとき、 V_{OUT} が $+V_{DET}$ になったときよりも遅れてリセット解除信号がRO端子に出力されます。解除遅延時間 (t_{rd}) は C_{DLY} の容量値で調整可能です。詳細は、"■ 外付け部品の選定"、"2. 解除遅延時間調整コンデンサ (C_{DLY})" を参照してください。
また、 V_{OUT} が $-V_{DET}$ 以下になってから $+V_{DET}$ 以上になるまでの時間がリセット反応時間 (t_r) の長さとは比べてかなり短いとき、RO端子には "H" が出力されたままとなることがあります。

注意 t_{rd} は C_{DLY} の充電時間に依存するため、 C_{DLY} に残留電荷が残った状態で充電動作が開始されると、 t_{rd} は設定値よりも短くなる場合があります。

2.3 出力回路

RO端子は、内部で V_{OUT} 端子にプルアップするための抵抗を内蔵しているため、外付けプルアップ抵抗なしで信号を出力することが可能です。

なお、外付けプルアップ抵抗を接続する場合、 V_{OUT} 端子以外には接続しないでください。

注意 外部プルアップ抵抗の値は実際の使用条件において、温度特性を含めた十分な評価を行い決定してください。

■ 注意事項

- ・VIN端子、VOUT端子およびGNDの配線は、インピーダンスが低くなるように十分注意してパターン配線してください。また、VOUT端子 - VSS端子間の出力コンデンサ (C_L) とVIN端子 - VSS端子間の入力コンデンサ (C_{IN}) は、それぞれの端子の近くに付加してください。
- ・一般にシリーズレギュレータを低負荷電流 (0.1 mA以下) 状態で使用すると、出力電圧が上昇する場合がありますので注意してください。
- ・一般にシリーズレギュレータは、高温時に出力トランジスタのリーク電流により、出力電圧が上昇する場合がありますので注意してください。
- ・一般にシリーズレギュレータは、外付け部品の選択によっては発振するおそれがあります。本ICでは以下の条件を推奨しておりますが、実際の使用条件において、温度特性を含めた十分な評価を行い決定してください。なお、出力コンデンサの等価直列抵抗 (R_{ESR}) については、"■ 参考データ"、"6. 等価直列抵抗 - 出力電流特性例 (Ta = -40°C ~ +125°C)" を参照してください。

入力コンデンサ (C_{IN}) : 1.0 μF以上

出力コンデンサ (C_L) : 1.0 μF以上

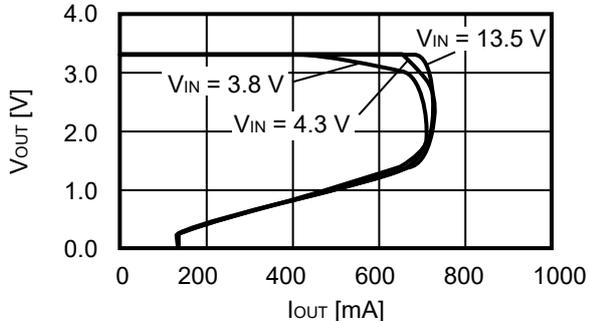
- ・一般にシリーズレギュレータでは、電源起動、電源変動や負荷変動などの変動要因や、出力コンデンサの大きさによって、出力電圧のオーバーシュート、アンダーシュートの程度も異なります。このため実際のアプリケーションで、出力電圧のオーバーシュートや、アンダーシュートの温度特性を含めた十分な評価をして、出力コンデンサの条件を決めてください。
- ・電源のインピーダンスが高い場合には、ICの入力部の容量が小さいかあるいはまったく接続されていない場合に発振することがありますので注意してください。
- ・電源投入時、または電源変動時、電圧を急激に立ち上げると、出力に一瞬オーバーシュートが発生することがあります。その際の出力電圧は、実機にて十分な評価を行ってください。
- ・VOUT端子が急峻にGNDに短絡されると、アプリケーションにおける配線上のインダクタンスと出力容量の共振により、VOUT端子に絶対最大定格を越える負電圧が発生することがあります。VOUT端子 - VSS端子間に保護ダイオードを挿入するか、または、出力容量に直列抵抗を挿入することによって負電圧を制限することができます。
- ・IC内での損失が許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・必要とする出力電流の設定においては、"■ 電氣的特性"、表10の出力電流値および欄外の注意書き*7に留意してください。
- ・弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

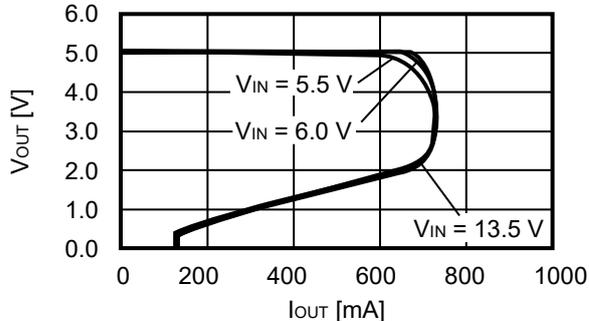
1. レギュレータ部

1.1 出力電圧 - 出力電流 (負荷電流増加時) (Ta = +25°C)

1.1.1 V_{OUT} = 3.3 V

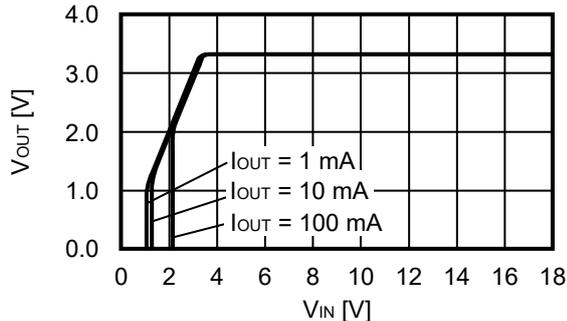


1.1.2 V_{OUT} = 5.0 V

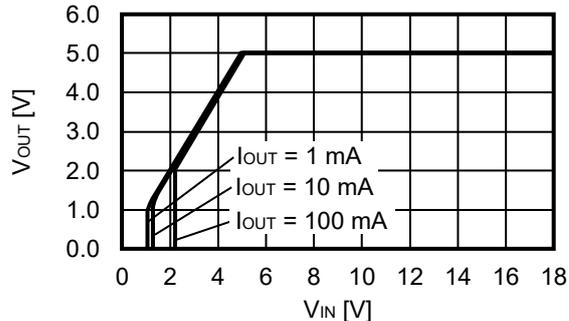


1.2 出力電圧 - 入力電圧 (Ta = +25°C)

1.2.1 V_{OUT} = 3.3 V

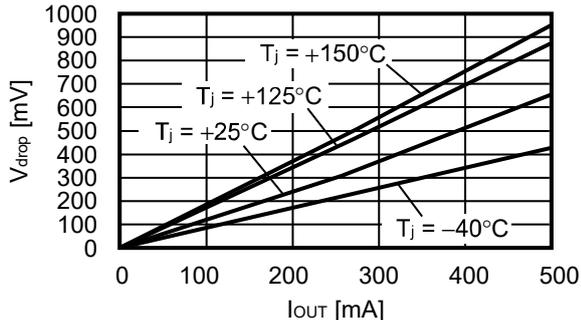


1.2.2 V_{OUT} = 5.0 V

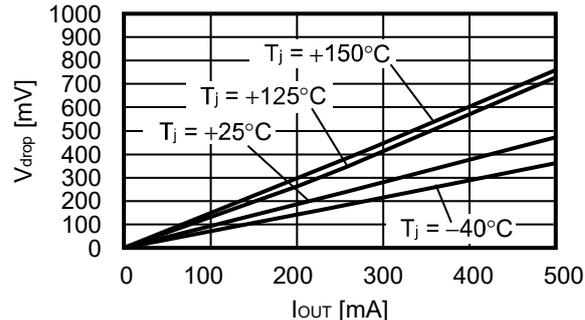


1.3 ドロップアウト電圧 - 出力電流

1.3.1 V_{OUT} = 3.3 V

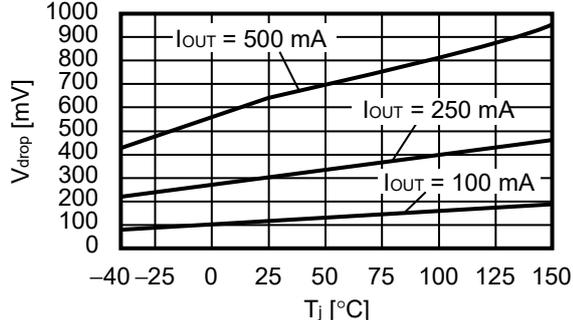


1.3.2 V_{OUT} = 5.0 V

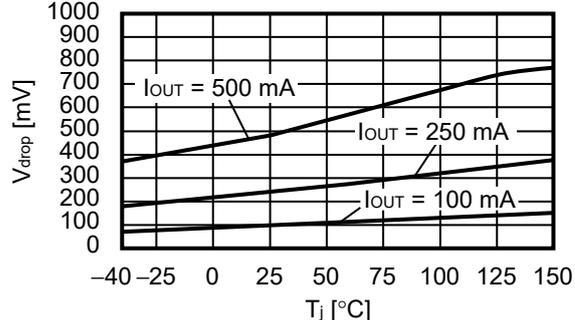


1.4 ドロップアウト電圧 - ジャンクション温度

1.4.1 V_{OUT} = 3.3 V

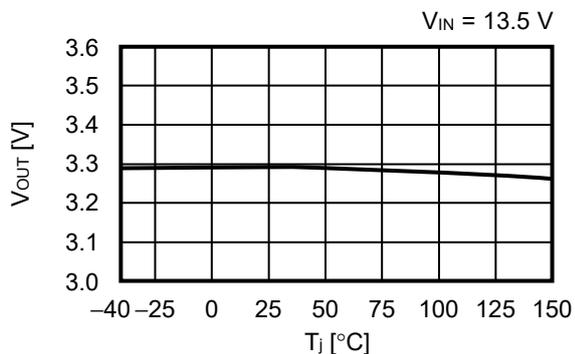


1.4.2 V_{OUT} = 5.0 V

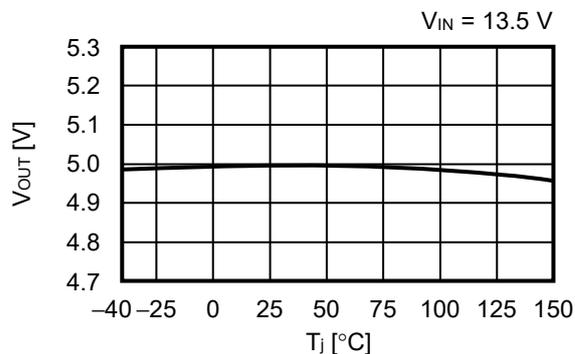


1.5 出力電圧 – ジャンクション温度

1.5.1 $V_{OUT} = 3.3\text{ V}$

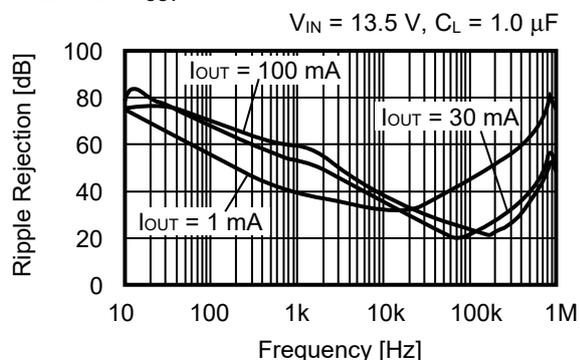


1.5.2 $V_{OUT} = 5.0\text{ V}$

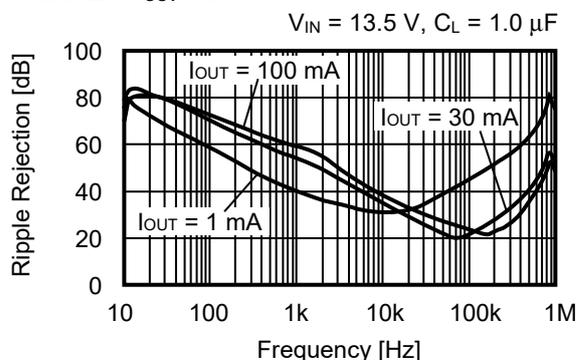


1.6 リプル除去率 ($T_a = +25^\circ\text{C}$)

1.6.1 $V_{OUT} = 3.3\text{ V}$



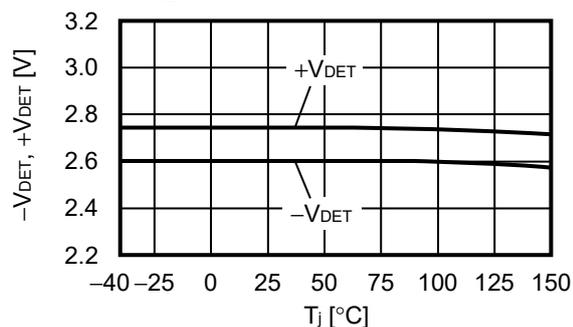
1.6.2 $V_{OUT} = 5.0\text{ V}$



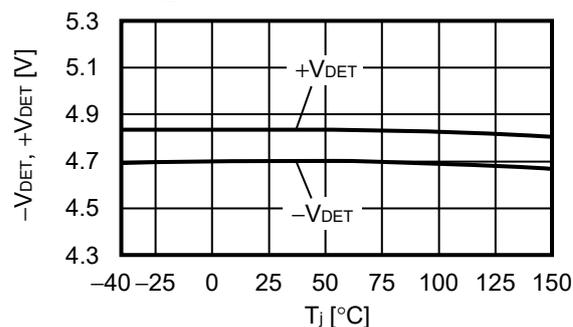
2. ディテクタ部

2.1 検出電圧、解除電圧 – ジャンクション温度

2.1.1 $-V_{DET} = 2.6\text{ V}$

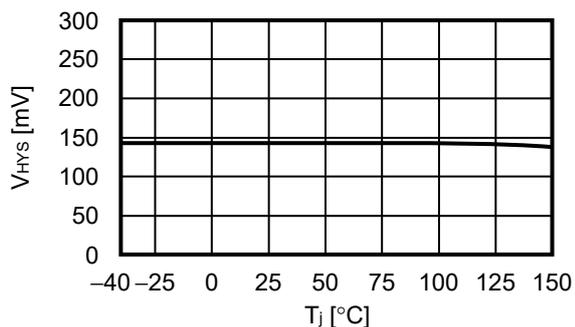


2.1.2 $-V_{DET} = 4.7\text{ V}$

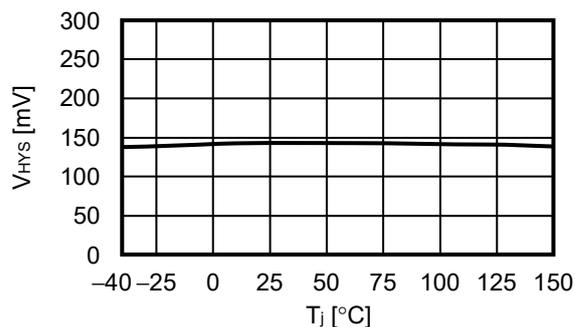


2.2 ヒステリシス幅 – ジャンクション温度

2.2.1 $-V_{DET} = 2.6\text{ V}$

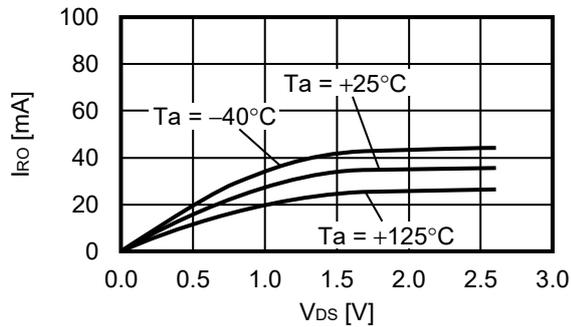


2.2.2 $-V_{DET} = 4.7\text{ V}$

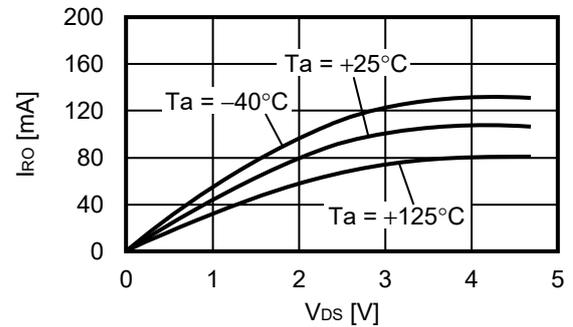


2.3 リセット出力電流 - V_{DS}

2.3.1 $-V_{DET} = 2.6V$

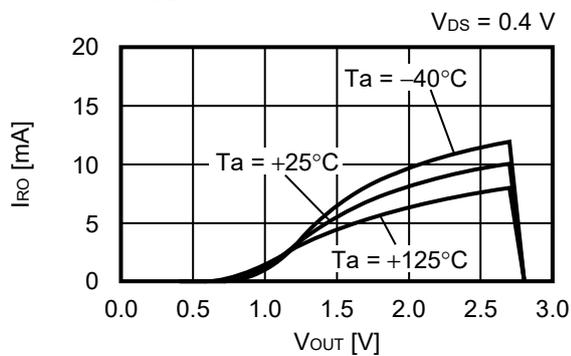


2.3.2 $-V_{DET} = 4.7V$

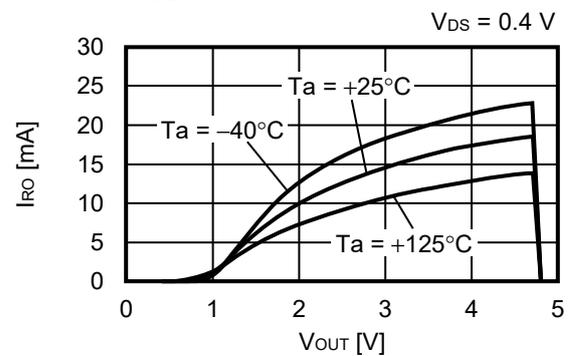


2.4 リセット出力電流 - 出力電圧

2.4.1 $-V_{DET} = 2.6V$

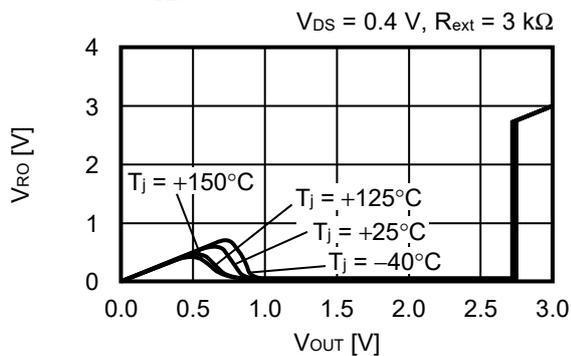


2.4.2 $-V_{DET} = 4.7V$

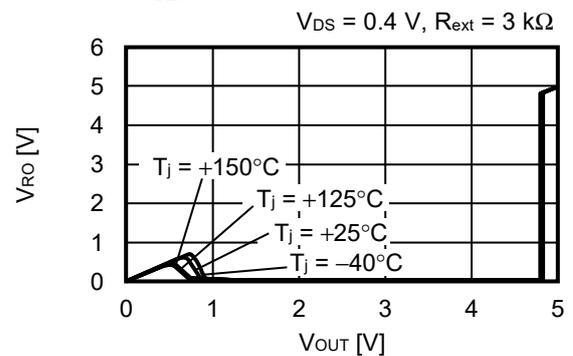


2.5 RO端子電圧 - 出力電圧

2.5.1 $-V_{DET} = 2.6V$



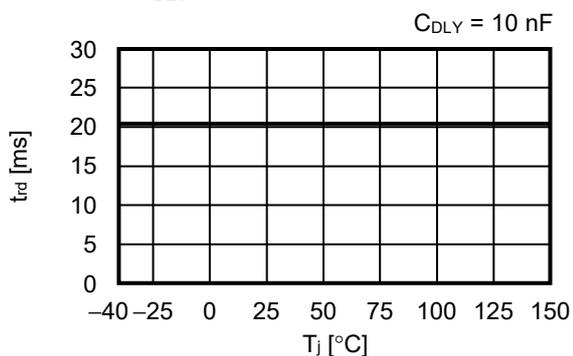
2.5.2 $-V_{DET} = 4.7V$



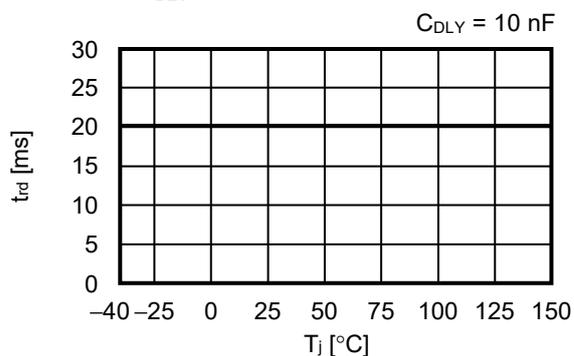
備考 I_{RO} : Nchトランジスタ出力電流
 V_{RO} : Nchトランジスタ出力電圧
 V_{DS} : Nchトランジスタのドレイン-ソース間電圧

2.6 解除遅延時間 – ジャンクション温度

2.6.1 $-V_{DET} = 2.6\text{ V}$

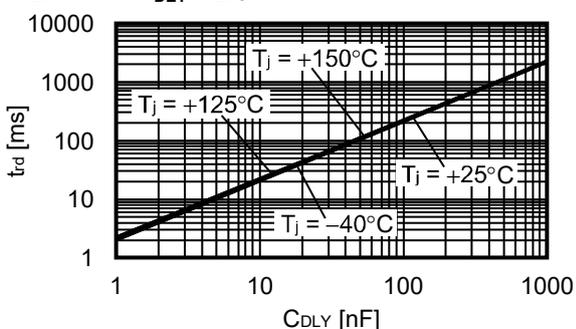


2.6.2 $-V_{DET} = 4.7\text{ V}$

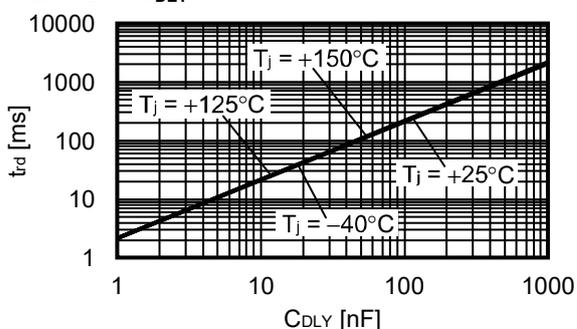


2.7 解除遅延時間 – 解除遅延時間調整容量

2.7.1 $-V_{DET} = 2.6\text{ V}$

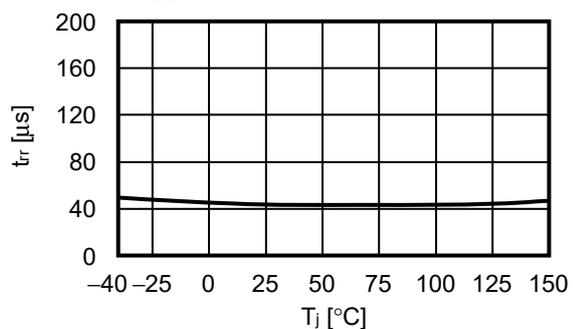


2.7.2 $-V_{DET} = 4.7\text{ V}$

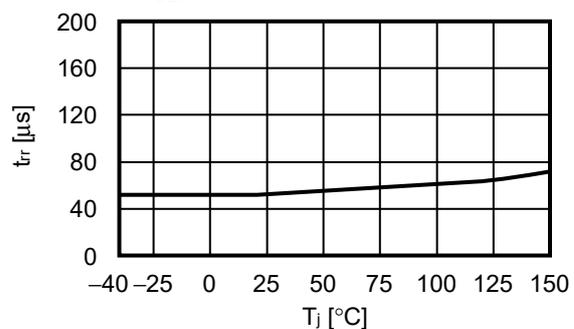


2.8 リセット反応時間 – ジャンクション温度

2.8.1 $-V_{DET} = 2.6\text{ V}$



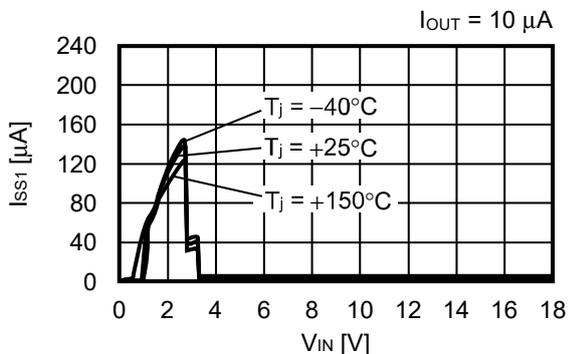
2.8.2 $-V_{DET} = 4.7\text{ V}$



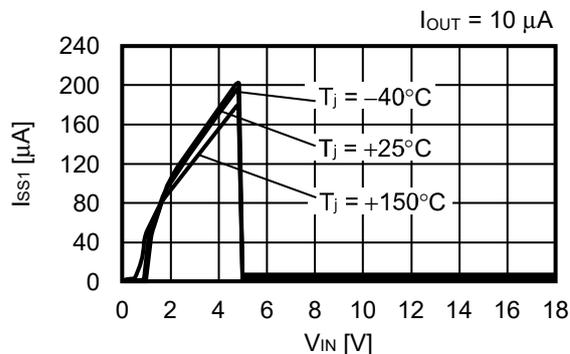
3. 全体部

3.1 動作時消費電流 – 入力電圧

3.1.1 $V_{OUT} = 3.3\text{ V}$, $-V_{DET} = 2.6\text{ V}$

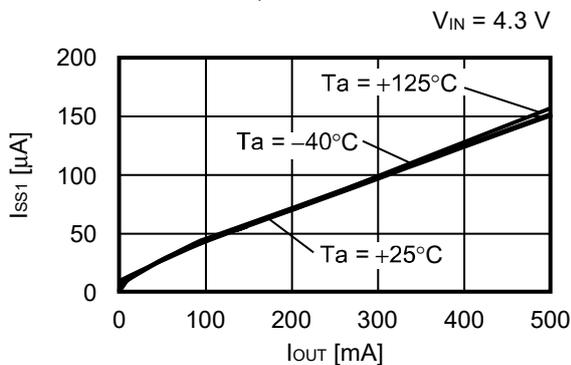


3.1.2 $V_{OUT} = 5.0\text{ V}$, $-V_{DET} = 4.7\text{ V}$

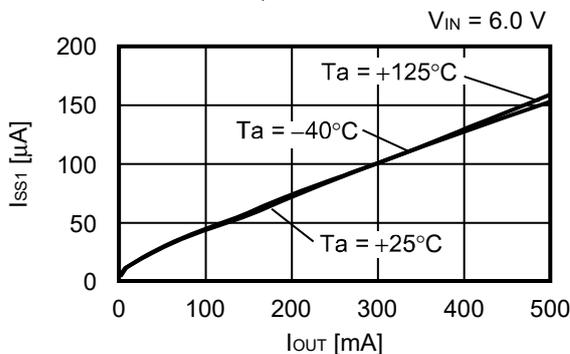


3.2 動作時消費電流 – 出力電流

3.2.1 $V_{OUT} = 3.3\text{ V}$, $-V_{DET} = 2.6\text{ V}$

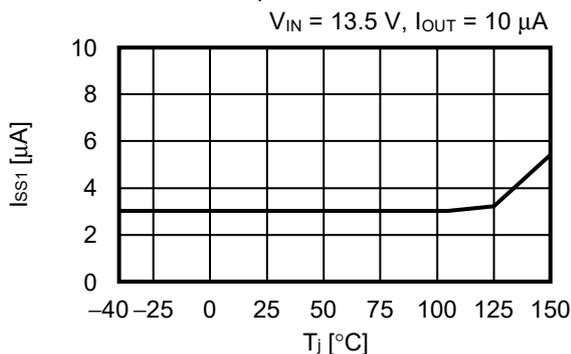


3.2.2 $V_{OUT} = 5.0\text{ V}$, $-V_{DET} = 4.7\text{ V}$

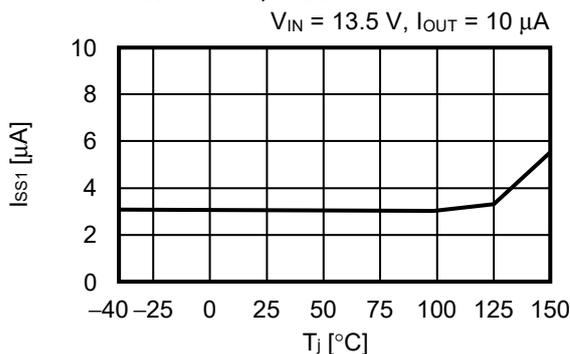


3.3 動作時消費電流 – ジャンクション温度

3.3.1 $V_{OUT} = 3.3\text{ V}$, $-V_{DET} = 2.6\text{ V}$



3.3.2 $V_{OUT} = 5.0\text{ V}$, $-V_{DET} = 4.7\text{ V}$

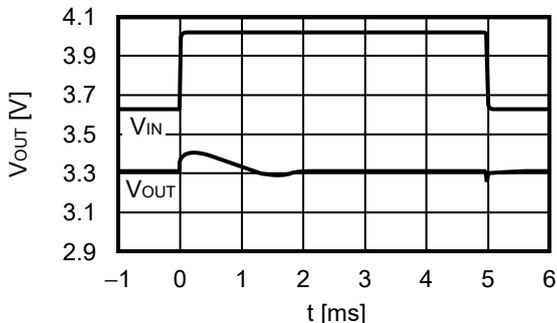


■ 参考データ

1. 入力過渡応答特性 (Ta = +25°C)

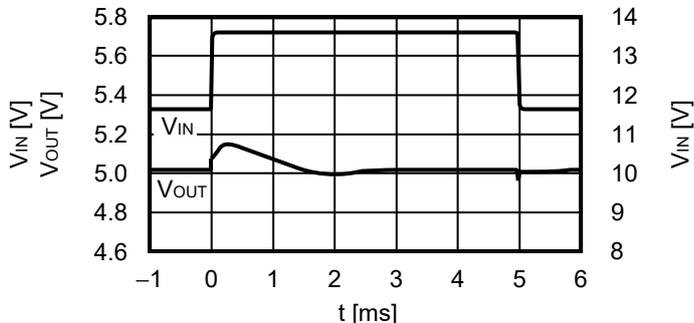
1.1 V_{OUT} = 3.3 V

I_{OUT} = 0.1 mA, C_L = 1.0 μF, V_{IN} = 11.5 V ↔ 13.5 V, t_r = t_f = 5.0 μs



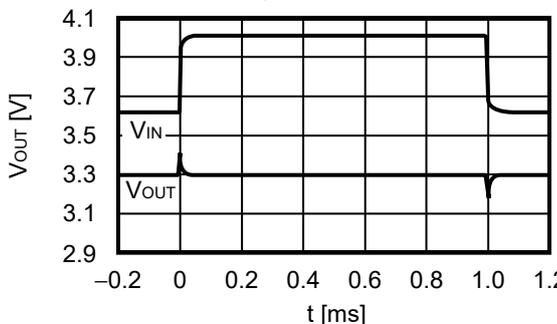
1.2 V_{OUT} = 5.0 V

I_{OUT} = 0.1 mA, C_L = 1.0 μF, V_{IN} = 11.5 V ↔ 13.5 V, t_r = t_f = 5.0 μs



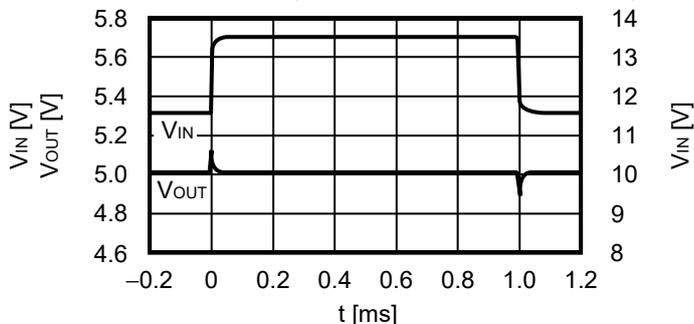
1.3 V_{OUT} = 3.3 V

I_{OUT} = 250 mA, C_L = 1.0 μF, V_{IN} = 11.5 V ↔ 13.5 V, t_r = t_f = 5.0 μs



1.4 V_{OUT} = 5.0 V

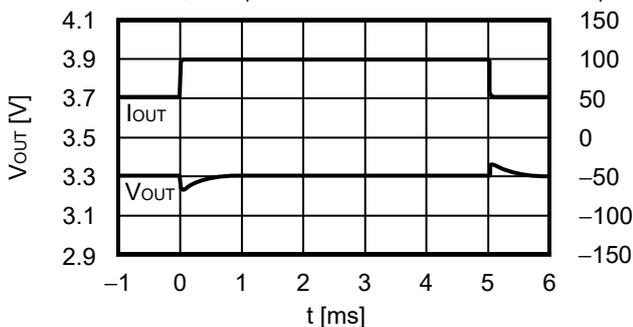
I_{OUT} = 250 mA, C_L = 1.0 μF, V_{IN} = 11.5 V ↔ 13.5 V, t_r = t_f = 5.0 μs



2. 負荷過渡応答特性 (Ta = +25°C)

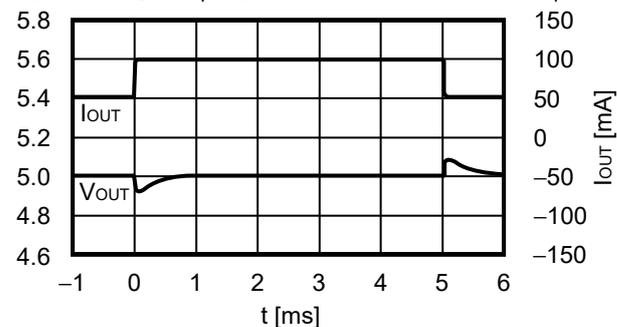
2.1 V_{OUT} = 3.3 V

V_{IN} = 4.3 V, C_L = 1.0 μF, I_{OUT} = 50 mA ↔ 100 mA, t_r = t_f = 1.0 μs



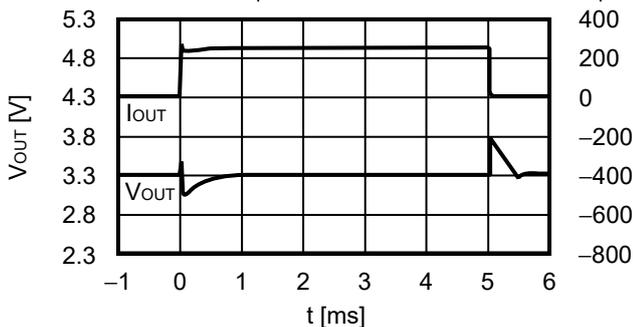
2.2 V_{OUT} = 5.0 V

V_{IN} = 6.0 V, C_L = 1.0 μF, I_{OUT} = 50 mA ↔ 100 mA, t_r = t_f = 1.0 μs



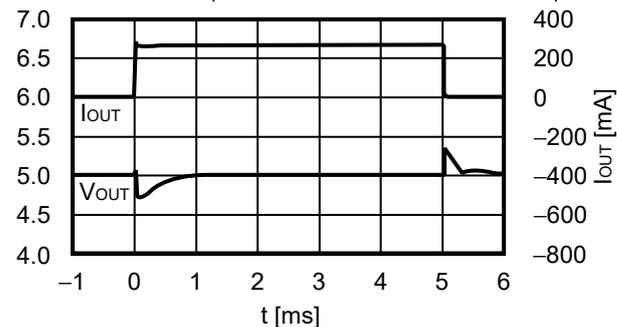
2.3 V_{OUT} = 3.3 V

V_{IN} = 4.3 V, C_L = 1.0 μF, I_{OUT} = 1 mA ↔ 250 mA, t_r = t_f = 1.0 μs



2.4 V_{OUT} = 5.0 V

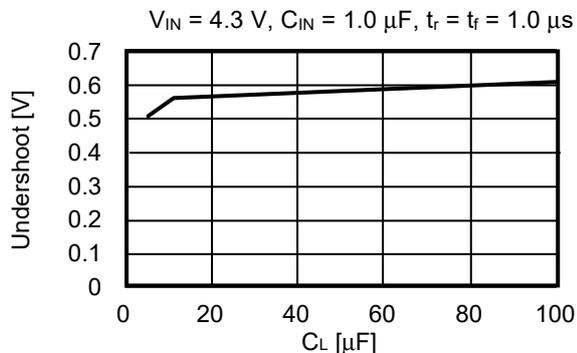
V_{IN} = 6.0 V, C_L = 1.0 μF, I_{OUT} = 1 mA ↔ 250 mA, t_r = t_f = 1.0 μs



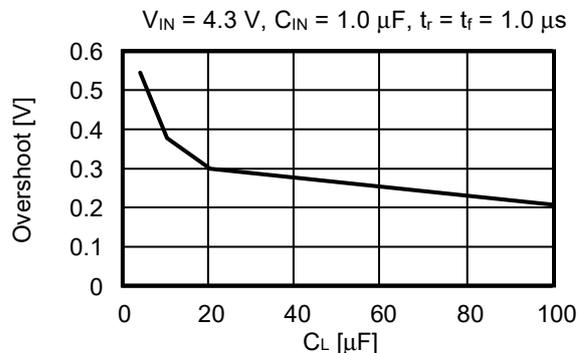
3. 負荷過渡応答容量依存特性 (Ta = +25°C)

3.1 V_{OUT} = 3.3 V

3.1.1 I_{OUT} = 1.0 mA → 500 mA

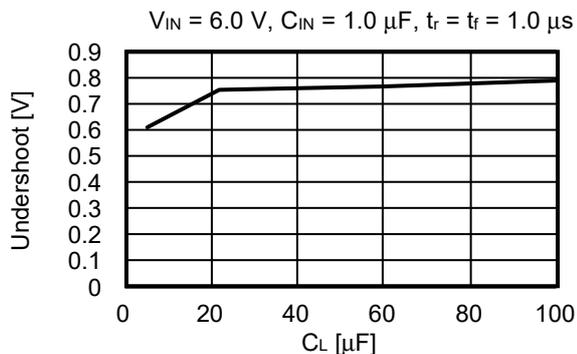


3.1.2 I_{OUT} = 500 mA → 1.0 mA

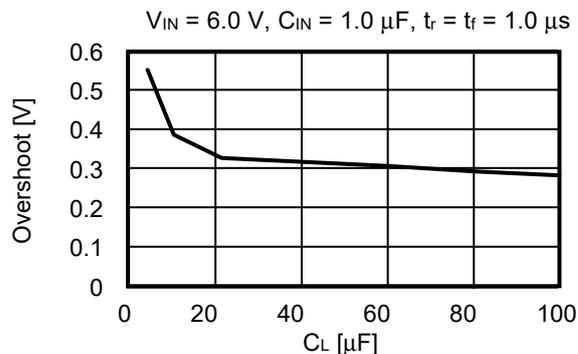


3.2 V_{OUT} = 5.0 V

3.2.1 I_{OUT} = 1.0 mA → 500 mA



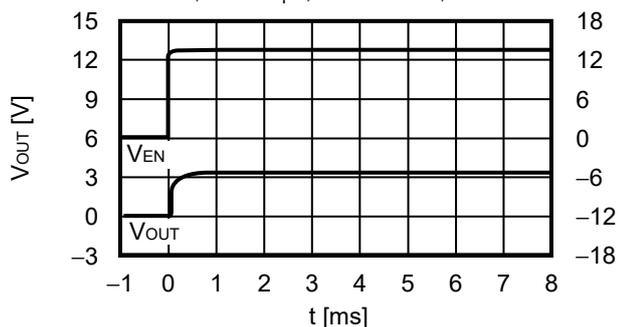
3.2.2 I_{OUT} = 500 mA → 1.0 mA



4. EN端子過渡応答特性 (Ta = +25°C)

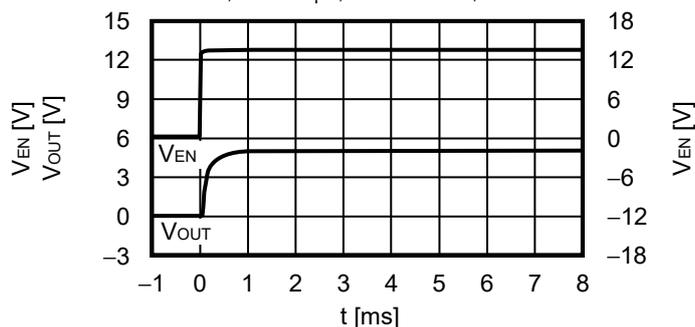
4.1 V_{OUT} = 3.3 V

V_{IN} = 13.5 V, C_L = 1.0 μF, I_{OUT} = 100 mA, V_{EN} = 0 V ↔ 13.5 V



4.2 V_{OUT} = 5.0 V

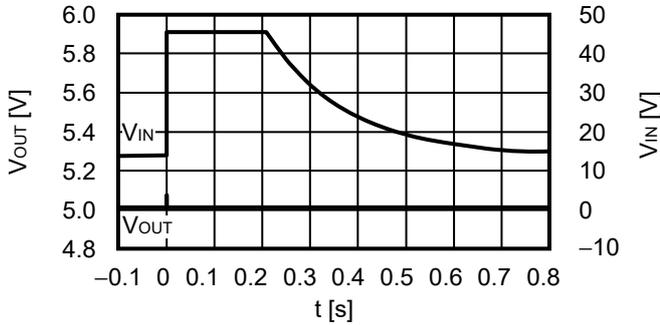
V_{IN} = 13.5 V, C_L = 1.0 μF, I_{OUT} = 100 mA, V_{EN} = 0 V ↔ 13.5 V



5. ロードダンプ特性 (Ta = +25°C)

5.1 V_{OUT} = 5.0 V

I_{OUT} = 0.1 mA, V_{IN} = 14.0 V ↔ 45.0 V, C_{IN} = C_L = 1.0 μF



6. 等価直列抵抗 – 出力電流特性例 (Ta = -40°C ~ +125°C)

C_{IN} = C_L = 1.0 μF, C_{DLY} = 10 nF

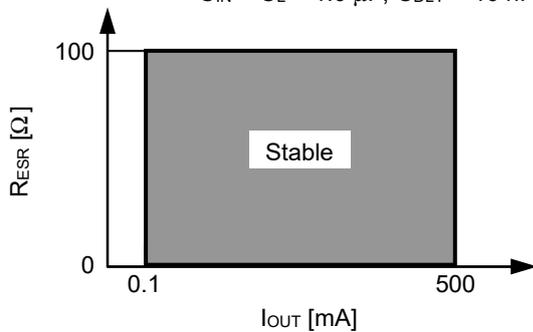
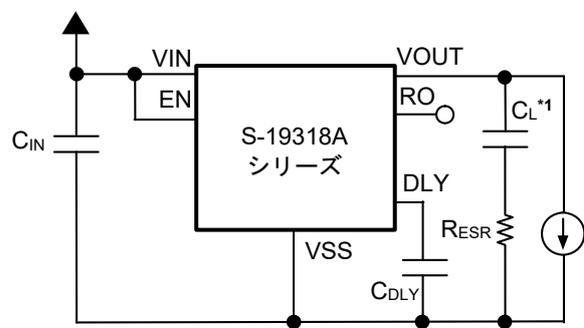


図19

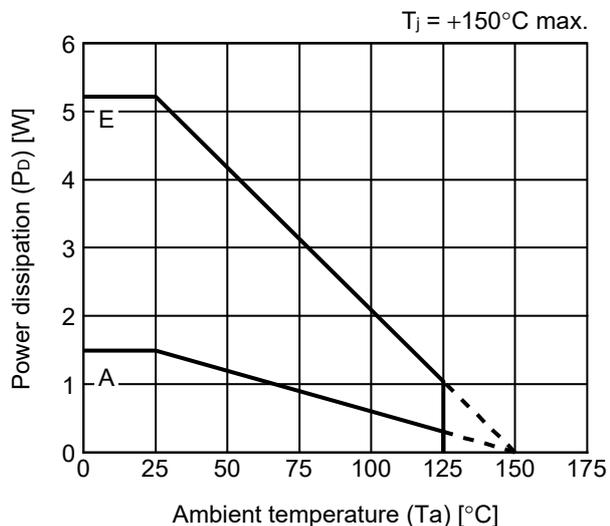


*1. C_L: TDK株式会社 CGA5L3X8R1H105K (1.0 μF)

図20

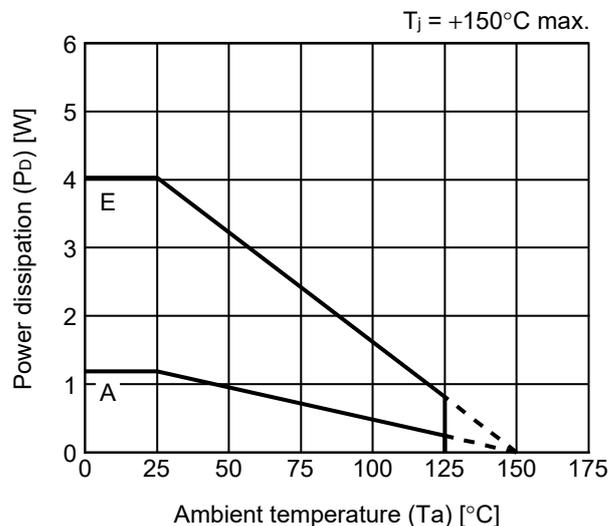
■ Power Dissipation

TO-252-9S



Board	Power Dissipation (P_D)*1
A	1.49 W
B	-
C	-
D	-
E	5.21 W

HSOP-8A



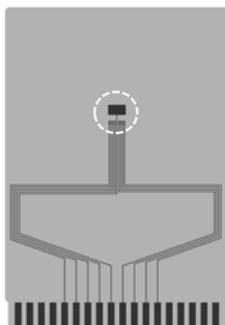
Board	Power Dissipation (P_D)*1
A	1.19 W
B	-
C	-
D	-
E	4.03 W

*1. Measurement values when this IC is mounted on each board

TO-252-9S Test Board

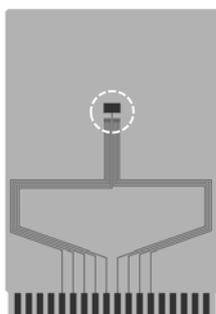
(1) Board A

 IC Mount Area



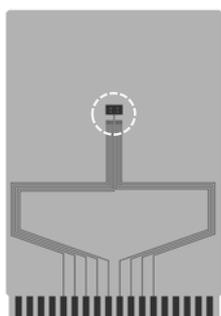
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B

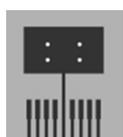


Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(3) Board C



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



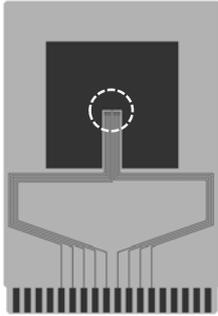
enlarged view

No. TO252-9S-A-Board-SD-1.0

TO-252-9S Test Board

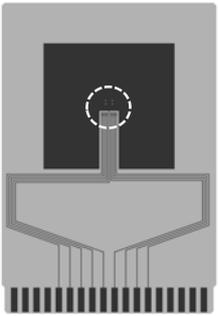
(4) Board D

○ IC Mount Area



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(5) Board E



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



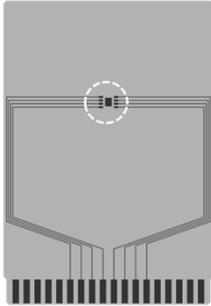
enlarged view

No. TO252-9S-A-Board-SD-1.0

HSOP-8A Test Board

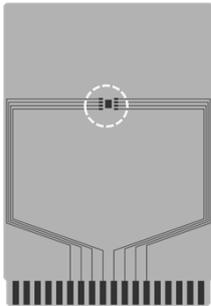
(1) Board A

 IC Mount Area



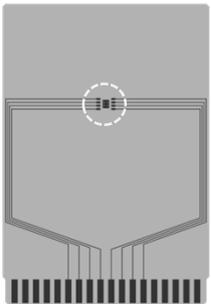
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B

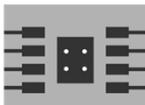


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



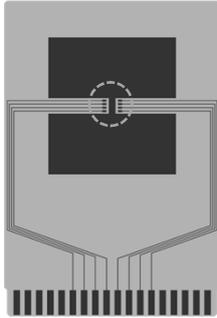
enlarged view

No. HSOP8A-A-Board-SD-1.0

HSOP-8A Test Board

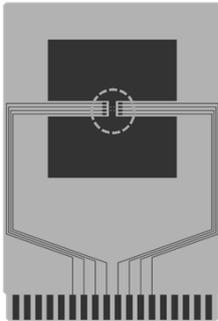
(4) Board D

 IC Mount Area



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(5) Board E

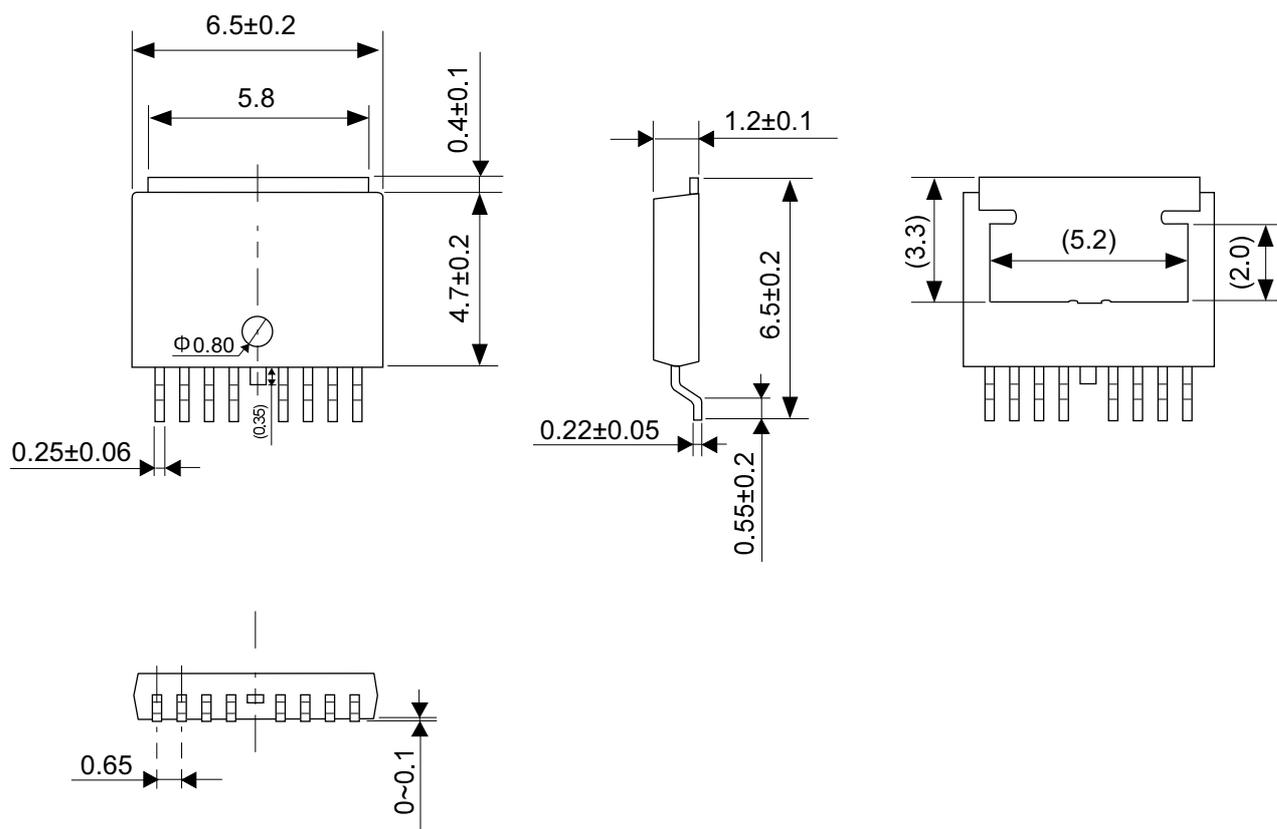


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



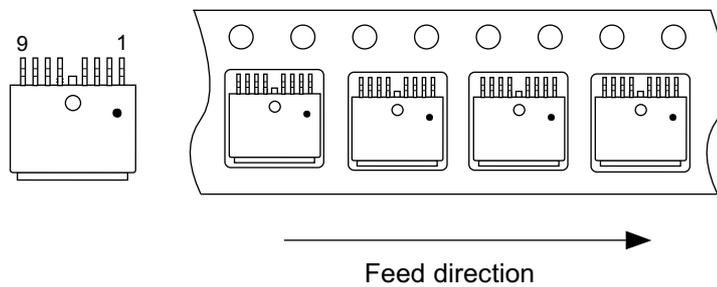
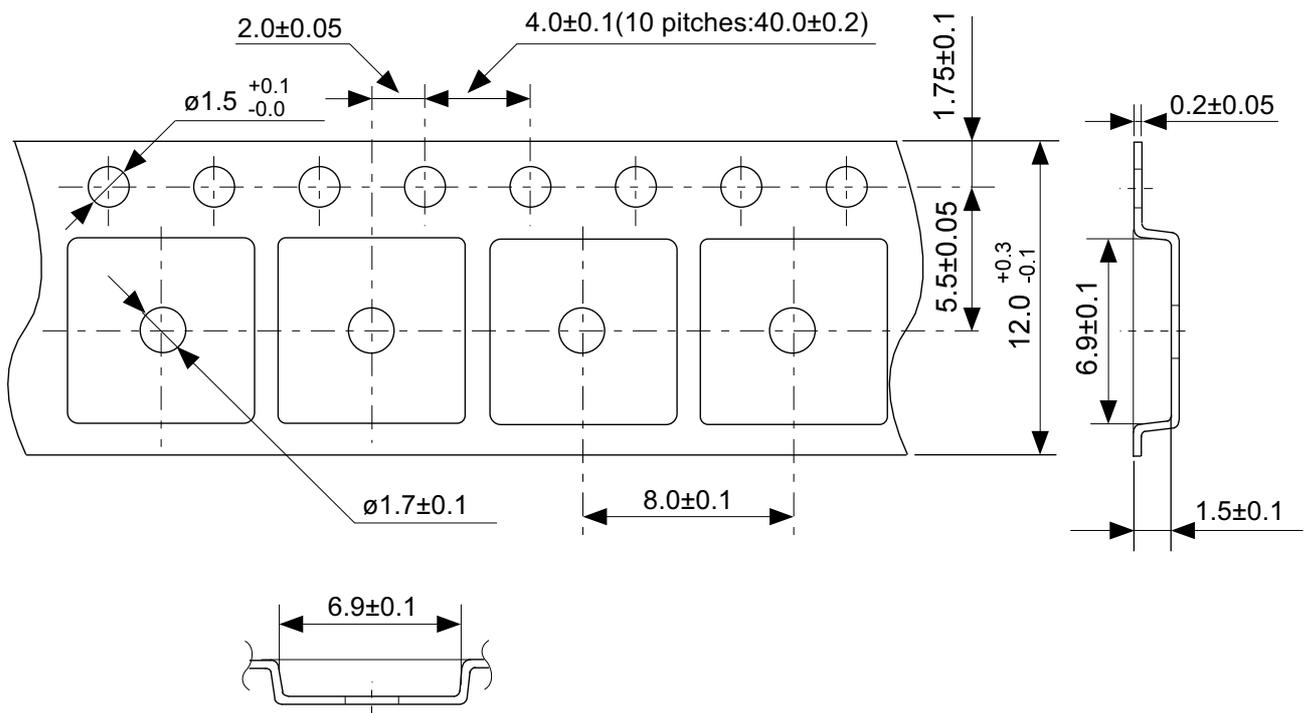
enlarged view

No. HSOP8A-A-Board-SD-1.0



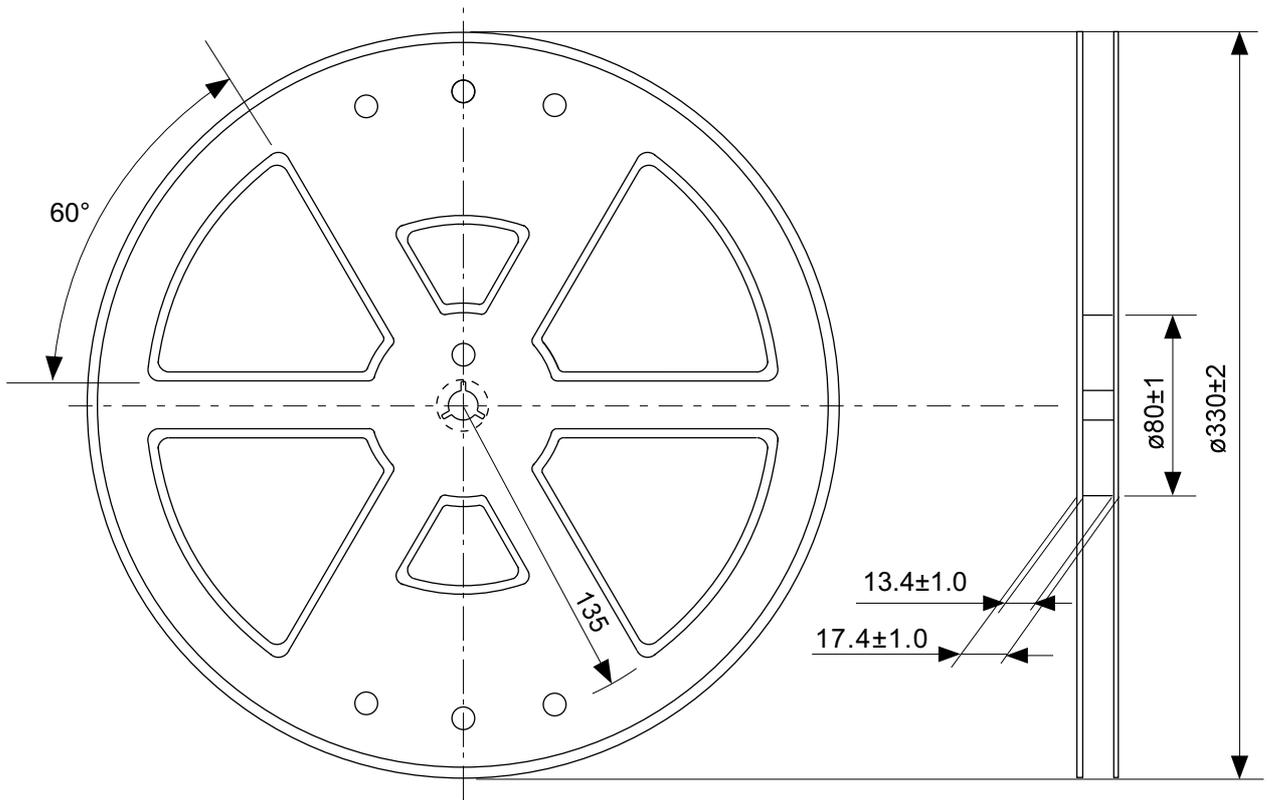
No. VA009-A-P-SD-2.0

TITLE	TO252-9S-A-PKG Dimensions
No.	VA009-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

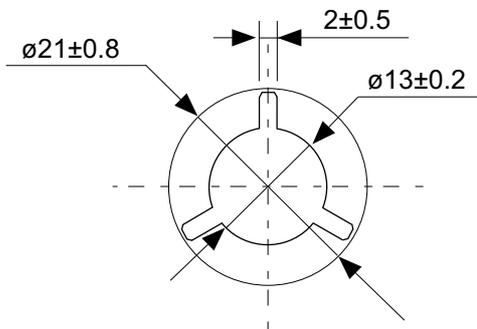


No. VA009-A-C-SD-1.0

TITLE	TO252-9S-A-Carrier Tape
No.	VA009-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

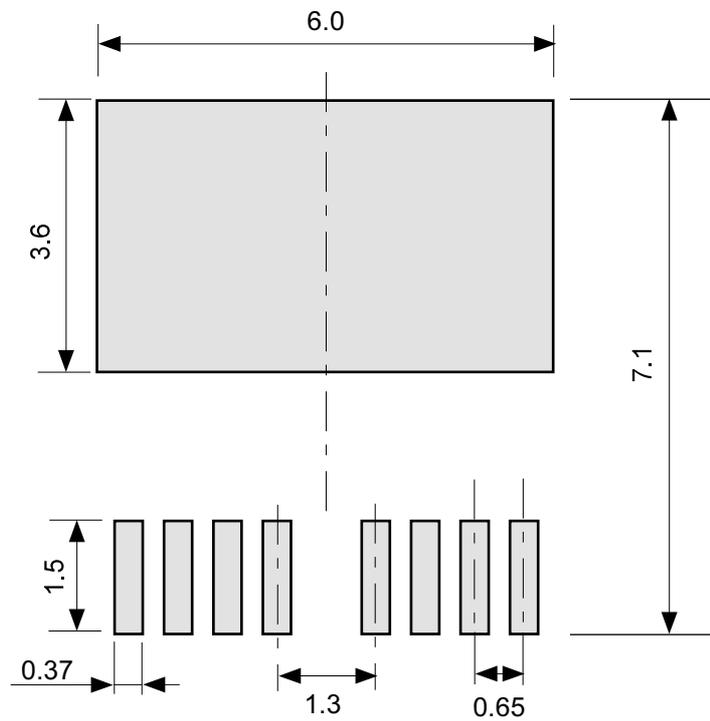


Enlarged drawing in the central part



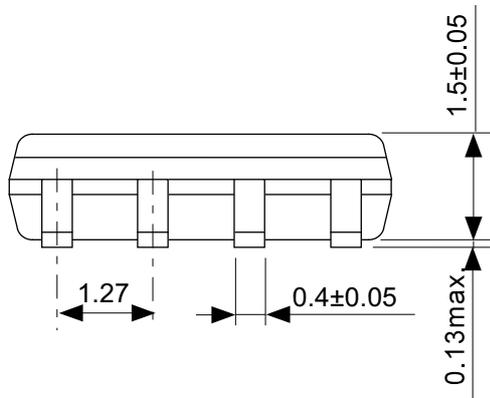
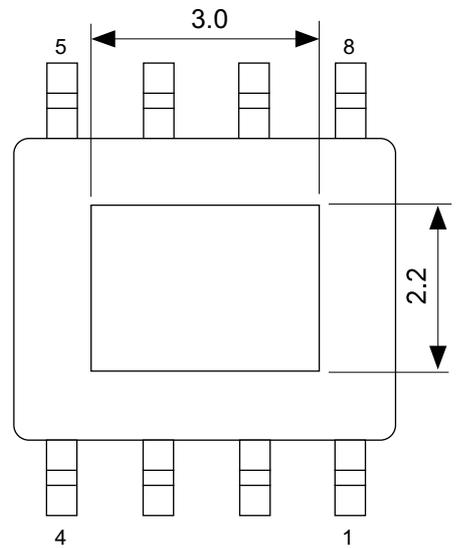
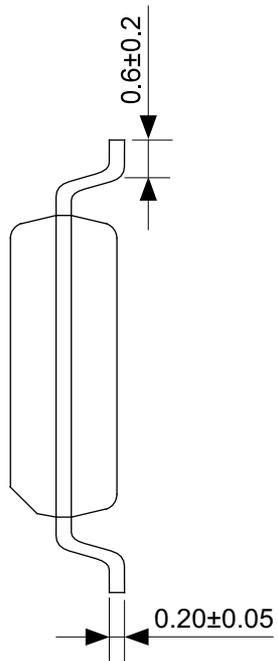
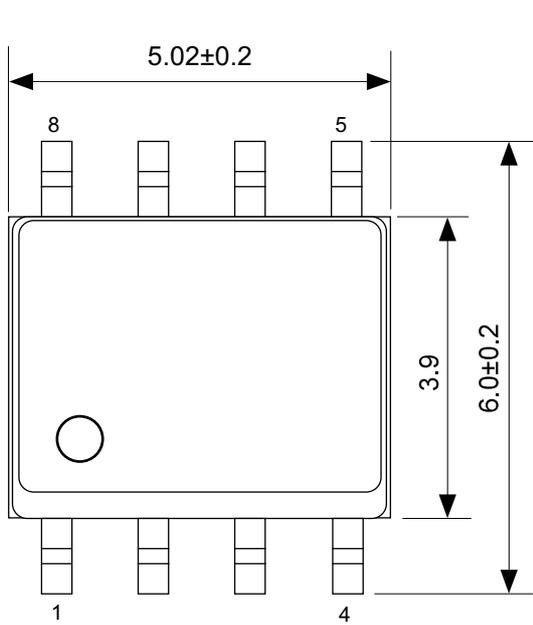
No. VA009-A-R-SD-1.1

TITLE	TO252-9S-A-Reel		
No.	VA009-A-R-SD-1.1		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



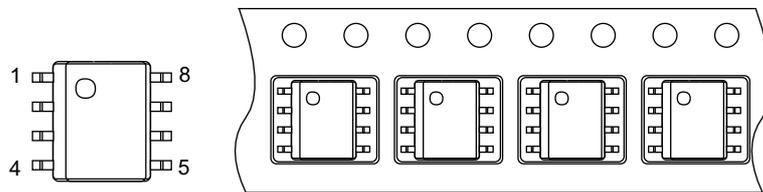
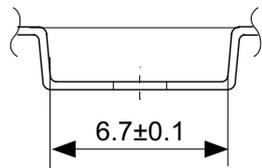
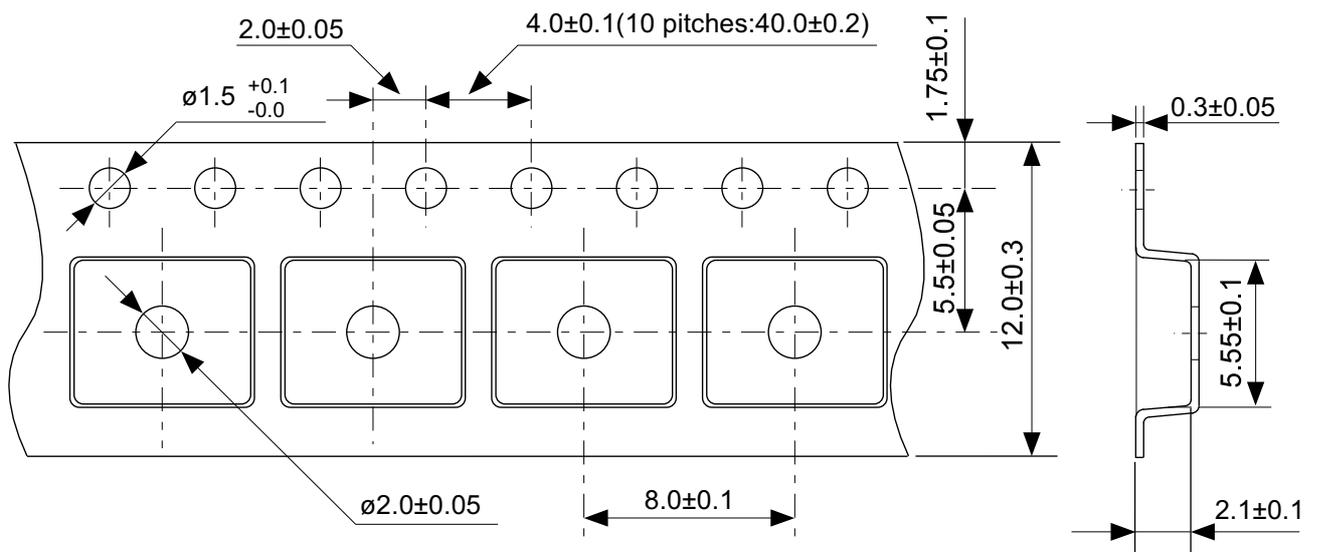
No. VA009-A-L-SD-1.0

TITLE	TO252-9S-A -Land Recommendation
No.	VA009-A-L-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	



No. FH008-A-P-SD-2.0

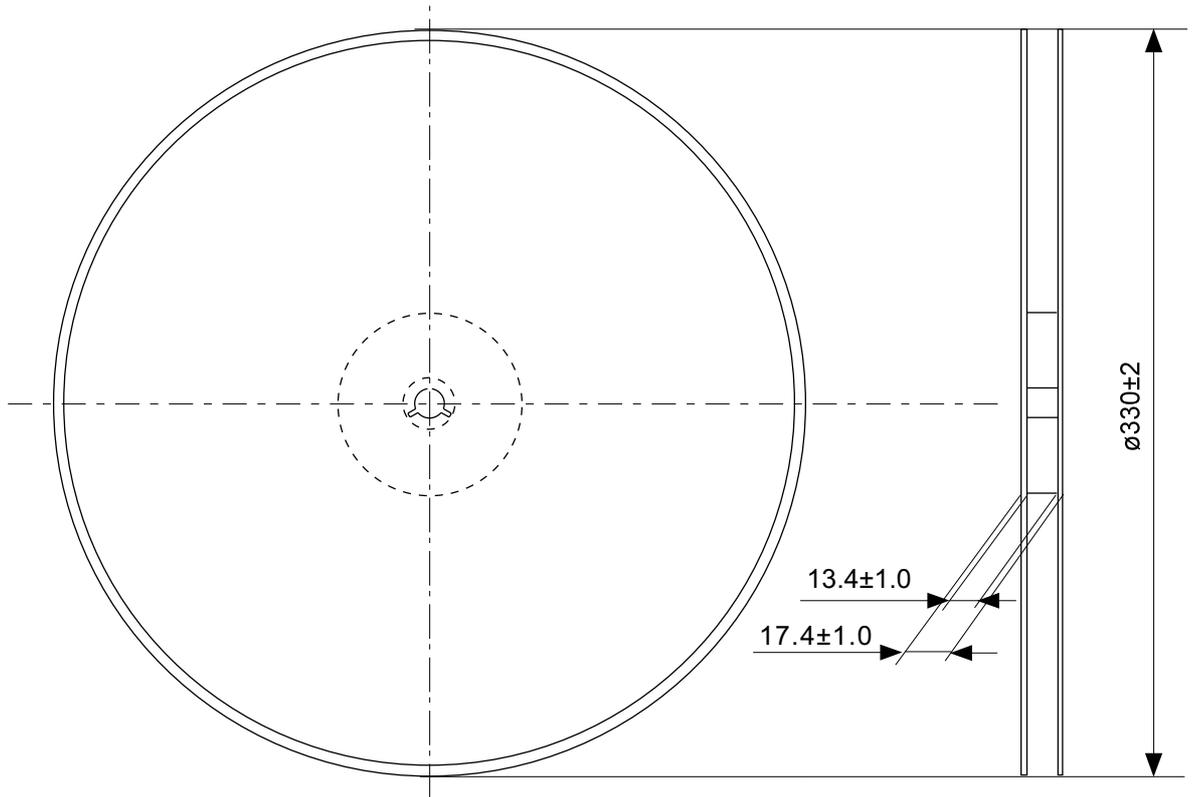
TITLE	HSOP8A-A-PKG Dimensions
No.	FH008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



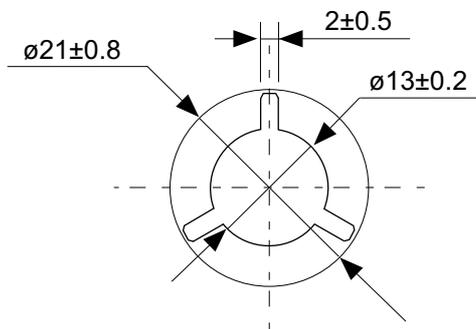
→
Feed direction

No. FH008-A-C-SD-1.0

TITLE	HSOP8A-A-Carrier Tape
No.	FH008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

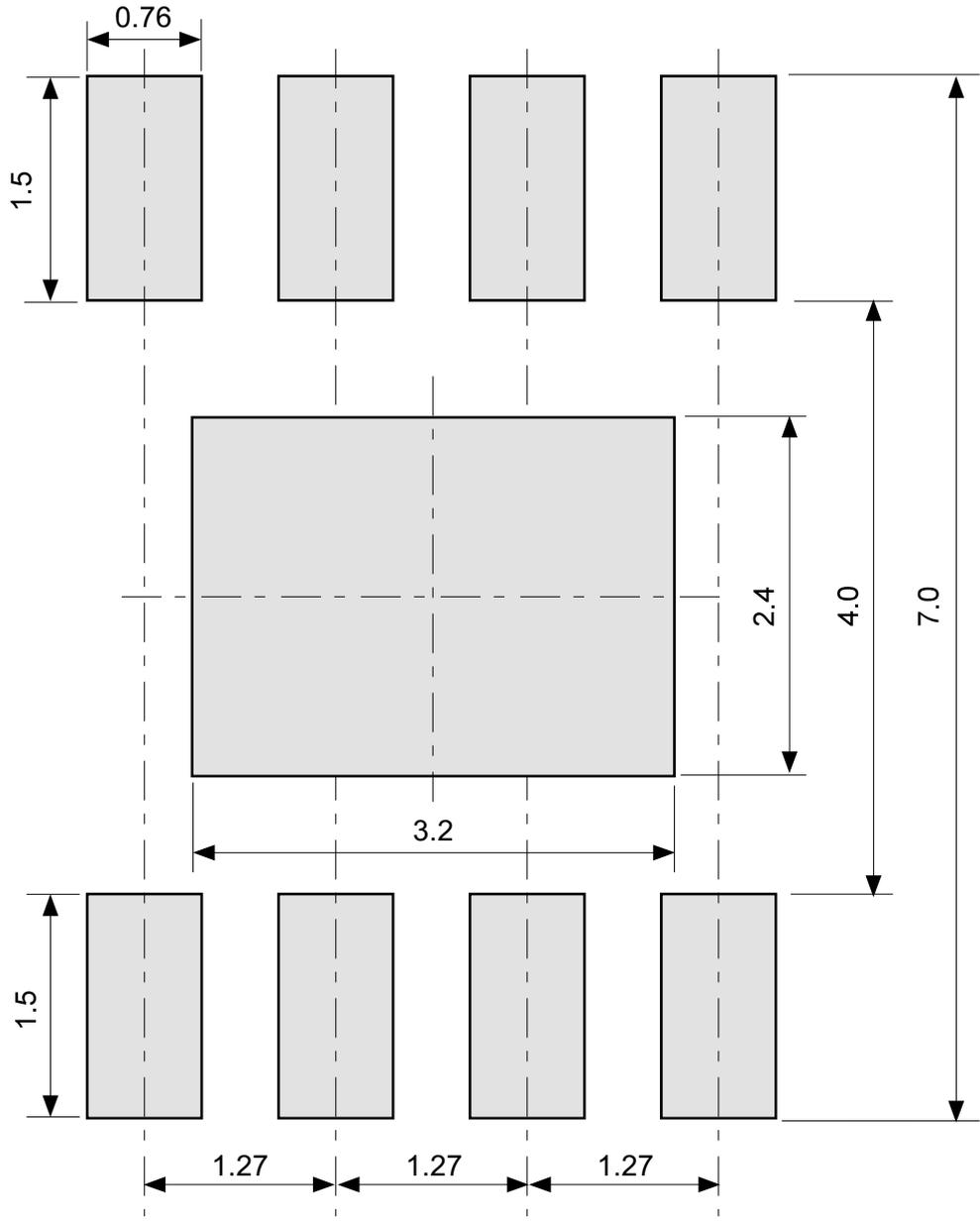


Enlarged drawing in the central part



No. FH008-A-R-SD-1.1

TITLE	HSOP8A-A-Reel		
No.	FH008-A-R-SD-1.1		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. FH008-A-L-SD-1.0

TITLE	HSOP8A-A -Land Recommendation
No.	FH008-A-L-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com